

GOLD-TIN JOINT PELTIER ELEMENT THERMOELECTRIC CONVERSION MODULE

Publication number: JP2003197982

Publication date: 2003-07-11

Inventor: ODA MINORU

Applicant: KOMATSU ELECTRONICS

Classification:

- International: H01L23/38; H01L35/08; H01L35/16; H01L35/32;
H01L35/34; H01L23/34; H01L35/00; H01L35/12;
H01L35/32; (IPC1-7): H01L35/08; H01L23/38;
H01L35/16; H01L35/32; H01L35/34

- European:

Application number: JP20010394778 20011226

Priority number(s): JP20010394778 20011226

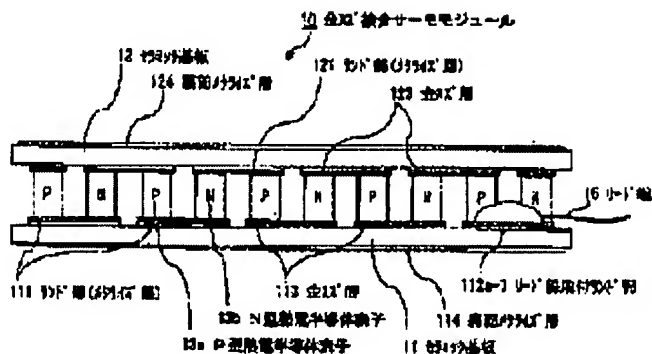
Report a data error here

Abstract of JP2003197982

PROBLEM TO BE SOLVED: To provide a gold-tin joint Peltier element thermoelectric module that is useful for lead-free soldering and preventing out-of-collimation of a laser diode as the entire optical communication module.

SOLUTION: A thermomodule 10 comprises a plurality of pair joints of a p-type thermoelectric semiconductor element 13a and an n-type thermoelectric semiconductor element 13b between a ceramic substrate 11 on a heat radiation side and a ceramic substrate 12 on a cooling side. A plurality of independent lands 111 and 121 are respectively formed on the surface of one of the ceramic substrates 11 and 12. Gold-tin layers 113 and 123 are respectively interposed for interconnection between the pairs of p-type thermoelectric semiconductor element 13a and n-type thermoelectric semiconductor element 13b and the land 111 of the ceramic substrate 11 and the land 121 of the ceramic substrate 12. The gold-tin layers 113 and 123 uses a gold-tin eutectic composition solder containing approximately 80 wt.% of gold.

COPYRIGHT: (C)2003,JPO



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2003-197982
(P2003-197982A)

(43)公開日 平成15年7月11日(2003.7.11)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
H 0 1 L 35/08		H 0 1 L 35/08	5 F 0 3 6
23/38		23/38	
35/16		35/16	
35/32		35/32	A
35/34		35/34	
審査請求 未請求 請求項の数23 O L (全 27 頁)			

(21)出願番号 特願2001-394778(P2001-394778)

(22)出願日 平成13年12月26日(2001. 12. 26)

(71)出願人 590000835

小松エレクトロニクス株式会社
神奈川県平塚市四之宮三丁目25番1号

(72)発明者 織田 稔

神奈川県平塚市四之宮三丁目25番1号 小
松エレクトロニクス株式会社内

(74)代理人 100071054

弁理士 木村 高久

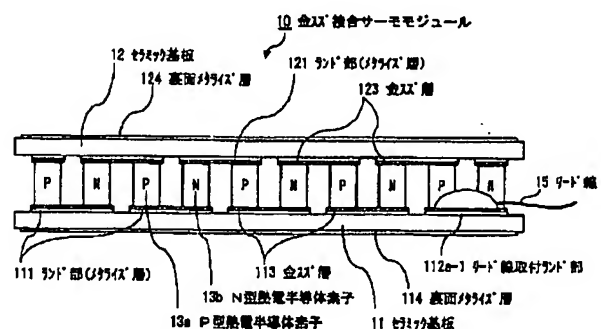
Fターム(参考) 5F036 AA01 BA33

(54)【発明の名称】 金スズ接合ペルチェ素子熱電変換モジュール

(57)【要約】

【課題】 光通信モジュール全体から見た鉛フリー化並びにレーザダイオードの光軸ずれ防止に有用な金スズ接合ペルチェ素子熱電変換モジュールを提供する。

【解決手段】 本発明のサーモモジュール10は、放熱側のセラミック基板11と冷却側のセラミック基板12との間にP型熱電半導体素子13aとN型熱電半導体素子13bを複数対接合して成る。セラミック基板11、12の片方の面上には、それぞれ、複数の各々独立したランド部111、121が形成される。各対のP型熱電半導体素子13a、N型熱電半導体素子13bと、セラミック基板11のランド部111並びにセラミック基板12のランド部121との間には、それぞれ金スズ層113、123により接合される。金スズ層113、123としては、金の含有量が概ね80重量パーセントの金スズ共晶組成ハンダが用いられる。



【特許請求の範囲】

【請求項1】 複数のP型熱電半導体素子およびN型熱電半導体素子と、前記P型熱電半導体素子およびN型熱電半導体素子を一對ずつ搭載する複数のメタライズ層を有し、前記各熱電半導体素子が対応する前記各メタライズ層を介して電氣的に直列接続されるように前記各熱電半導体素子の上下両側に接合される一対のセラミック基板と、前記セラミック基板の一方に設けられるリード部材取付用メタライズ層に接合される電力供給用のリード線または金属ポストとを備え、

前記P型熱電半導体素子およびN型熱電半導体素子と前記一対のセラミック基板の前記メタライズ層との間を、金の含有量が概ね80重量パーセントの金スズ共晶組成接合剤を用いて接合したことを特徴とする金スズ接合ペルチェ素子熱電変換モジュール。

【請求項2】 前記接合剤として、固形分中の金含有量が概ね80重量パーセントの金スズ共晶組成のペーストを前記セラミック基板の前記メタライズ層に予め塗布し、該ペースト上に対応する前記各熱電半導体素子を配列して当該ペーストを加熱溶融することにより、前記メタライズ層と前記各熱電半導体素子間を金スズ接合したことを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項3】 前記接合剤として、金の含有量が概ね80重量パーセントの金スズペレットを前記セラミック基板の前記メタライズ層に配置し、該金スズペレット上に対応する前記各熱電半導体素子を配列して当該金スズペレットを加熱溶融することにより、前記メタライズ層と前記各熱電半導体素子間を金スズ接合したことを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項4】 前記P型熱電半導体素子およびN型熱電半導体素子の最表面に金の含有量が概ね80重量パーセントの金スズ共晶組成から成る金スズ層を予め形成した後、前記セラミック基板の前記メタライズ層と接合することを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項5】 P型熱電半導体ブロックおよびN型熱電半導体ブロックの表面に金の含有量が概ね80重量パーセントの金スズ共晶組成から成る金スズ層を設け、前記各ブロックを当該熱電変換モジュール組立に適した大きさを有する前記P型熱電半導体素子およびN型熱電半導体素子に細断することにより、前記P型熱電半導体素子およびN型熱電半導体素子の最表面の前記金スズ層を当該P型熱電半導体素子およびN型熱電半導体素子の細断前に設けることを特徴とする請求項4記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項6】 前記P型熱電半導体素子およびN型熱電半導体素子の細断前に当該各熱電半導体素子最表面に前記金スズ層を設けるに当って、金の含有量が概ね80重

量パーセントの金スズ共晶組成から成るフォイルまたは箔を前記各ブロックに熱融着し、前記各ブロックを当該熱電変換モジュール組立に適した大きさを有する前記P型熱電半導体素子およびN型熱電半導体素子に細断することにより形成することを特徴とする請求項5記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項7】 前記P型熱電半導体素子およびN型熱電半導体素子の最表面に金メッキ層を有し、該金メッキ層の上に金の含有量が概ね80重量パーセントの金スズ共晶組成から成る前記フォイルまたは箔を熱融着することを特徴とする請求項6記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項8】 前記P型熱電半導体素子およびN型熱電半導体素子はニッケル層上に前記金メッキ層を有し、該金メッキ層の厚みが0.01 μ m以上20 μ m以下であることを特徴とする請求項7記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項9】 前記P型熱電半導体素子およびN型熱電半導体素子の最表面にスズメッキ層を有し、該スズメッキ層の上に金の含有量が概ね80重量パーセントの金スズ共晶組成から成る前記フォイルまたは箔を熱融着することを特徴とする請求項6記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項10】 前記P型熱電半導体素子およびN型熱電半導体素子の最表面に熱融着する前記共晶組成から成る前記金スズフォイルまたは箔の厚みが20 μ m以上60 μ m以下であることを特徴とする請求項6記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項11】 前記P型熱電半導体素子およびN型熱電半導体素子の細断前に当該各熱電半導体素子最表面に前記金スズ層を設けるに当って、金の含有量が概ね80重量パーセントの金スズ共晶組成から成る合金層を前記各ブロックの表面に電析析出させ、前記各ブロックを当該熱電変換モジュール組立に適した大きさを有する前記P型熱電半導体素子およびN型熱電半導体素子に細断することにより形成することを特徴とする請求項5記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項12】 P型熱電半導体ブロックおよびN型熱電半導体ブロックを当該熱電変換モジュール組立に適した大きさを有する前記P型熱電半導体素子およびN型熱電半導体素子に細断した後、該P型熱電半導体素子およびN型熱電半導体素子の最表面に前記金スズ層を設けることを特徴とする請求項4記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項13】 前記P型熱電半導体素子およびN型熱電半導体素子と前記金スズ共晶組成から成る接合層との間にニッケルを主たる金属元素とする金属層を有することを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項14】 前記P型熱電半導体素子およびN型熱

電半導体素子と前記金属層との密着強度が 50 kg/cm^2 以上、望ましくは 80 kg/cm^2 以上有することを特徴とする請求項13記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項15】 前記セラミック基板の前記メタライズ層の最表面に前記金スズ共晶組成から成る金スズ層を設け、該金スズ層を加熱溶解することにより、前記メタライズ層と前記各熱電半導体素子間を金スズ接合することを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項16】 前記P型熱電半導体素子およびN型熱電半導体素子の最表面、並びに前記セラミック基板の前記メタライズ層の最表面の双方に前記金スズ共晶組成から成る金スズ層を設け、前記両方の金スズ層を加熱溶解することにより、前記メタライズ層と前記各熱電半導体間を金スズ接合することを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項17】 前記P型熱電半導体素子およびN型熱電半導体素子と前記セラミック基板の前記メタライズ層との間に前記共晶組成から成る金スズ層を設けた状態で、金スズの融点以上の温度で10秒以上5分以内の時間だけ加熱することにより前記金スズ層を溶解させて前記メタライズ層と前記各熱電半導体間を接合することを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項18】 前記P型熱電半導体素子およびN型熱電半導体素子と前記セラミック基板の前記メタライズ層との間に前記共晶組成から成る金スズ層を設けた状態で加熱することにより前記メタライズ層と前記各熱電半導体素子間が接合され、該加熱接合後における前記P型熱電半導体素子およびN型熱電半導体素子と前記セラミック基板の前記メタライズ層との接合部に残る金スズ層の厚みが $5\mu\text{m}$ から $50\mu\text{m}$ であることを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項19】 前記リード線を、金の含有量が概ね80重量パーセントの金スズ共晶組成接合剤を用いて前記リード部材取付用メタライズ層に接合したことを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項20】 前記金属ポストを、金の含有量が概ね80重量パーセントの金スズ共晶組成接合剤を用いて前記リード部材取付用メタライズ層に接合したことを特徴とする請求項1記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項21】 複数のP型熱電半導体素子およびN型熱電半導体素子と、前記P型熱電半導体素子およびN型熱電半導体素子の上下両側に接合される一対のセラミック基板と、前記セラミック基板の一方に設けられるリード部材取付用メタライズ層に接合される電力供給用の金

属ポストとを主たる構成要素に持ち、前記金属ポストと前記一方のセラミック基板の前記リード部材取付用メタライズ層との接合に、重量パーセントで金が概ね80パーセント含まれた金とスズが共晶組成の金スズを用いたことを特徴とする金スズ接合ペルチェ素子熱電変換モジュール。

【請求項22】 前記一対のセラミック基板の前記リード部材取付用メタライズ層に前記金属ポストを前記金スズにより接合した後、該セラミック基板ともう一方のセラミック基板間に前記各熱電半導体素子を配置接合することにより当該熱電変換モジュールを組み立てることを特徴とする請求項21記載の金スズ接合ペルチェ素子熱電変換モジュール。

【請求項23】 前記各熱電半導体素子の上下両側に前記一対のセラミック基板を接合することにより当該熱電変換モジュールを組み立てた後、前記金属ポストと前記一方のセラミック基板の前記リード部材取付用メタライズ層との接合を行なったことを特徴とする請求項21記載の金スズ接合ペルチェ素子熱電変換モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信モジュールのレーザダイオードの精密温度調等に利用される微小サイズのペルチェ素子熱電変換モジュールに係わり、詳しくは、上記利用形態における光通信モジュール全体の鉛フリー化並びにレーザダイオード光軸ずれ防止に有用な接合構造を有する金スズ接合ペルチェ素子熱電変換モジュールに関する。

【0002】

【従来の技術】図28は、各種温度制御等に用いられるサーモモジュール（ペルチェ素子熱電変換モジュール）80の一般的構成を示す概念図である。

【0003】このサーモモジュール80は、セラミック基板11、12との間に、ビスマスとテルルを主成分とするP型熱電半導体素子13aとN型熱電半導体素子13bを電気回路的に直列に接続されるように接合して構成される。

【0004】サーモモジュール80の性能は、P型およびN型熱電半導体素子13（13a、13b）そのものの性能、サイズ、組み込む熱電半導体素子13の対数等によって決定される。

【0005】このサーモモジュール80に、後述するリード線15（若しくは金属性ポスト）を通じて直流電流を印加すると、一方の端面（例えば、基板12）が冷却され、他方の端面（同、基板11）が加熱される性質がある。

【0006】通常、アルミナや窒化アルミから成るセラミック基板11の片面（パターン面）に、メッキ等の方法によってパターン（ランド部111）が形成され、それぞれ独立したランド部111にP型熱電半導体素子1

3aとN型熱電半導体素子13bが一對ずつ搭載される。

【0007】もう1枚のセラミック基板12にも同様なパターン(ランド部121)が形成されているが、こちらのパターンは、接合後に全ての熱電半導体素子13a, 13bが電気回路的に直列に配列するようなパターンとなっている。

【0008】また、片方のセラミック基板(この例では、基板11)には、サーモジュール80に電力供給用のリード線15または金属製ポスト(図示せず)を取付けるリード部材取付ランド部112-1, 112-2がある。

【0009】通常、このリード部材取付ランド部112-1, 112-2にリード線15または金属製ポスト等のリード部材を取付けた後、所定の電流値を印加して所望の温度差が発生するかどうか、反転通電を何サイクルか繰り返して異常な内部抵抗の上昇がないかなどの試験が行われている。

【0010】近年、この種のサーモジュール80は上述した性質(一方の基板が発熱、他方の基板が冷却)を利用して、光通信に用いるレーザーダイオードの精密温調用にも多用されている。

【0011】かかる用途において、サーモジュール80は、通常、レーザーダイオードと共にバタフライPKG等と呼ばれる低熱膨張率金属のケースに納められ、ケースとサーモジュール80の放熱側基板11との間はハンダ接合されている。

【0012】また、レーザーダイオードは、サーモジュール80の冷却側基板12の上側にハンダ接合または接着剤接合により直接取り付けられるか、あるいはヒートスプレッター(銅-タングステン合金など低熱膨張係数の金属)上にハンダ接合により取り付けられる。

【0013】一方、サーモジュール80は、P型熱電半導体素子13a、N型熱電半導体素子13bとセラミック基板11, 12のランド部111, 121との接合にもハンダが使用されている。

【0014】この場合の組立用ハンダとしては、通常、鉛スズ共晶ハンダ(融点183℃)またはスズアンチモンハンダ(融点232℃)が使用されている。

【0015】従って、このサーモジュール80を光通信モジュールのパッケージ内に組み込もうとすると、該サーモジュール80の放熱側基板11および冷却側基板12とパッケージやヒートスプレッターとの接合に使用するハンダは、サーモジュール80の組立て用ハンダよりも低融点である必要がある。

【0016】一例を挙げれば、後者のスズアンチモンハンダで組み立てられたサーモジュール80では、パッケージやヒートスプレッターとの接合に鉛スズ共晶ハンダ以下の融点のハンダが使用できることになる。

【0017】他方、近年、ハンダの鉛フリー化が地球環

境問題の一つとして取り上げられ、光通信分野でも鉛フリー化の実現が課題となっている。

【0018】こうした背景の中で、サーモジュール自身をスズアンチモンハンダで組み立てた場合、該サーモジュール80の鉛フリー化は達成できてはいるが、パッケージ全体の鉛フリー化を達成するためには、鉛スズ共晶ハンダを使用できず、レーザーダイオードとヒートスプレッター間の接合やヒートスプレッターとサーモジュール間の接合にはインジウムスズハンダなど一部の低融点ハンダ程度しか使用できないという問題点がある。

【0019】そのため、スズアンチモンハンダよりも高温のハンダでサーモジュール80を組み立て、パッケージに使用できるハンダの温度域を高める必要がある。

【0020】一方、既存のハンダ材料はヤング率が低く、長期間の使用時にはクリープしやすいという特性を持っている。この特性は、熱膨張率の異なる材料を組み合わせた場合、ハンダ層が緩衝材となり、サーモジュール80の変形を小さくするというメリットがある反面、長期間の使用で徐々に変形していくというデメリットもある。

【0021】特に、レーザーダイオードの精密温調に供するサーモジュール80では、温度変化により変形し易いという現状の構造では、レーザーダイオードの光軸ずれに発展し易く、かかる観点から、レーザーダイオードの光軸ずれを抑えようとした場合は、よりヤング率の高いハンダ材料が望まれていた。

【0022】

【発明が解決しようとする課題】このように、上記従来のサーモジュールは、セラミック基板とP型およびN型熱電半導体素子間を鉛スズ共晶ハンダを用いて接合するのが一般的であったため、光通信用のレーザーダイオードの温調に利用する場合には、当該モジュールとレーザーダイオードとが一緒に実装される光通信モジュール全体から見た鉛フリー化の妨げになるという問題点があった。

【0023】また、この種の従来のサーモジュールは、接合剤として使用していた鉛スズ共晶ハンダはヤング率が低かったため、温度変化に対して基板が変形し易く、光通信モジュールのレーザーダイオードの精密温調に用いる場合には、温度変化による変形に伴ないレーザーダイオードの光軸ずれが発生し易いという問題点があった。

【0024】本発明は上記問題点を解消し、光通信モジュールのレーザーダイオードの精密温調に用いる場合の当該光通信モジュール全体から見た鉛フリー化並びにレーザーダイオードの光軸ずれ防止に有用な金スズ接合ペルチェ素子熱電変換モジュールを提供することを目的とする。

【0025】

【課題を解決するための手段】上記目的を達成するために、請求項1記載の発明は、複数のP型熱電半導体素子およびN型熱電半導体素子と、前記P型熱電半導体素子およびN型熱電半導体素子を一対ずつ搭載する複数のメタライズ層を有し、前記各熱電半導体素子が対応する前記各メタライズ層を介して電氣的に直列接続されるように前記各熱電半導体素子の上下両側に接合される一対のセラミック基板と、前記セラミック基板の一方に設けられるリード部材取付用メタライズ層に接合される電力供給用のリード線または金属ポストとを備え、前記P型熱電半導体素子およびN型熱電半導体素子と前記一対のセラミック基板の前記メタライズ層との間を、金の含有量が概ね80重量パーセントの金スズ共晶組成接合剤を用いて接合したことを特徴とする。

【0026】請求項2記載の発明は、上記請求項1記載の発明において、前記接合剤として、固形分中の金含有量が概ね80重量パーセントの金スズ共晶組成のペーストを前記セラミック基板の前記メタライズ層に予め塗布し、該ペースト上に対応する前記各熱電半導体素子を配列して当該ペーストを加熱溶融することにより、前記メタライズ層と前記各熱電半導体素子間を金スズ接合したことを特徴とする。

【0027】請求項3記載の発明は、上記請求項1記載の発明において、前記接合剤として、金の含有量が概ね80重量パーセントの金スズペレットを前記セラミック基板の前記メタライズ層に配置し、該金スズペレット上に対応する前記各熱電半導体素子を配列して当該金スズペレットを加熱溶融することにより、前記メタライズ層と前記各熱電半導体素子間を金スズ接合したことを特徴とする。

【0028】請求項4記載の発明は、上記請求項1記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子の最表面に金の含有量が概ね80重量パーセントの金スズ共晶組成から成る金スズ層を予め形成した後、前記セラミック基板の前記メタライズ層と接合することを特徴とする。

【0029】請求項5記載の発明は、上記請求項4記載の発明において、P型熱電半導体ブロックおよびN型熱電半導体ブロックの表面に金の含有量が概ね80重量パーセントの金スズ共晶組成から成る金スズ層を設け、前記各ブロックを当該熱電変換モジュール組立に適した大きさを有する前記P型熱電半導体素子およびN型熱電半導体素子に細断することにより、前記P型熱電半導体素子およびN型熱電半導体素子の最表面の前記金スズ層を当該P型熱電半導体素子およびN型熱電半導体素子の細断前に設けることを特徴とする。

【0030】請求項6記載の発明は、上記請求項5記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子の細断前に当該各熱電半導体素子最表面に前記金スズ層を設けるに当って、金の含有量が概ね80

重量パーセントの金スズ共晶組成から成るフォイルまたは箔を前記各ブロックに熱融着し、前記各ブロックを当該熱電変換モジュール組立に適した大きさを有する前記P型熱電半導体素子およびN型熱電半導体素子に細断することにより形成することを特徴とする。

【0031】請求項7記載の発明は、上記請求項6記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子の最表面に金メッキ層を有し、該金メッキ層の上に金の含有量が概ね80重量パーセントの金スズ共晶組成から成る前記フォイルまたは箔を熱融着することを特徴とする。

【0032】請求項8記載の発明は、上記請求項7記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子はニッケル層上に前記金メッキ層を有し、該金メッキ層の厚みが0.01 μm 以上20 μm 以下であることを特徴とする。

【0033】請求項9記載の発明は、上記請求項6記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子の最表面にスズメッキ層を有し、該スズメッキ層の上に金の含有量が概ね80重量パーセントの金スズ共晶組成から成る前記フォイルまたは箔を熱融着することを特徴とする。

【0034】請求項10記載の発明は、上記請求項6記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子の最表面に熱融着する前記共晶組成から成る前記金スズフォイルまたは箔の厚みが20 μm 以上60 μm 以下であることを特徴とする。

【0035】請求項11記載の発明は、上記請求項5記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子の細断前に当該各熱電半導体素子最表面に前記金スズ層を設けるに当って、金の含有量が概ね80重量パーセントの金スズ共晶組成から成る合金層を前記各ブロックの表面に電解析出させ、前記各ブロックを当該熱電変換モジュール組立に適した大きさを有する前記P型熱電半導体素子およびN型熱電半導体素子に細断することにより形成することを特徴とする。

【0036】請求項12記載の発明は、上記請求項4記載の発明において、P型熱電半導体ブロックおよびN型熱電半導体ブロックを当該熱電変換モジュール組立に適した大きさを有する前記P型熱電半導体素子およびN型熱電半導体素子に細断した後、該P型熱電半導体素子およびN型熱電半導体素子の最表面に前記金スズ層を設けることを特徴とする。

【0037】請求項13記載の発明は、上記請求項1記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子と前記金スズ共晶組成から成る接合層との間にニッケルを主たる金属元素とする金属層を有することを特徴とする。

【0038】請求項14記載の発明は、上記請求項13記載の発明において、前記P型熱電半導体素子およびN

型熱電半導体素子と前記金属層との密着強度が50kg/cm²以上、望ましくは80kg/cm²以上有することを特徴とする。

【0039】請求項15記載の発明は、上記請求項1記載の発明において、前記セラミック基板の前記メタライズ層の最表面に前記金スズ共晶組成から成る金スズ層を設け、該金スズ層を加熱溶融することにより、前記メタライズ層と前記各熱電半導体素子間を金スズ接合することを特徴とする。

【0040】請求項16記載の発明は、上記請求項1記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子の最表面、並びに前記セラミック基板の前記メタライズ層の最表面の双方に前記金スズ共晶組成から成る金スズ層を設け、前記両方の金スズ層を加熱溶融することにより、前記メタライズ層と前記各熱電半導体間を金スズ接合することを特徴とする。

【0041】請求項17記載の発明は、上記請求項1記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子と前記セラミック基板の前記メタライズ層との間に前記共晶組成から成る金スズ層を設けた状態で、金スズの融点以上の温度で10秒以上5分以内の時間だけ加熱することにより前記金スズ層を溶融させて前記メタライズ層と前記各熱電半導体間を接合することを特徴とする。

【0042】請求項18記載の発明は、上記請求項1記載の発明において、前記P型熱電半導体素子およびN型熱電半導体素子と前記セラミック基板の前記メタライズ層との間に前記共晶組成から成る金スズ層を設けた状態で加熱することにより前記メタライズ層と前記各熱電半導体素子間が接合され、該加熱接合後における前記P型熱電半導体素子およびN型熱電半導体素子と前記セラミック基板の前記メタライズ層との接合部に残る金スズ層の厚みが5μmから50μmであることを特徴とする。

【0043】請求項19記載の発明は、上記請求項1記載の発明において、前記リード線を、金の含有量が概ね80重量パーセントの金スズ共晶組成接合剤を用いて前記リード部材取付用メタライズ層に接合したことを特徴とする。

【0044】請求項20記載の発明は、上記請求項1記載の発明において、前記金属ポストを、金の含有量が概ね80重量パーセントの金スズ共晶組成接合剤を用いて前記リード部材取付用メタライズ層に接合したことを特徴とする。

【0045】請求項21記載の発明は、複数のP型熱電半導体素子およびN型熱電半導体素子と、前記P型熱電半導体素子およびN型熱電半導体素子の上下両側に接合される一対のセラミック基板と、前記セラミック基板の一方に設けられるリード部材取付用メタライズ層に接合される電力供給用の金属ポストとを主たる構成要素に持ち、前記金属ポストと前記一方のセラミック基板の前記

リード部材取付用メタライズ層との接合に、重量パーセントで金が概ね80パーセント含まれた金とスズが共晶組成の金スズを用いたことを特徴とする。

【0046】請求項22記載の発明は、上記請求項21記載の発明において、前記一対のセラミック基板の前記リード部材取付用メタライズ層に前記金属ポストを前記金スズにより接合した後、該セラミック基板ともう一方のセラミック基板間に前記各熱電半導体素子を配置接合することにより当該熱電変換モジュールを組み立てることを特徴とする。

【0047】請求項23記載の発明は、上記請求項21記載の発明において、前記各熱電半導体素子の上下両側に前記一対のセラミック基板を接合することにより当該熱電変換モジュールを組み立てた後、前記金属ポストと前記一方のセラミック基板の前記リード部材取付用メタライズ層との接合を行なったことを特徴とする。

【0048】

【発明の実施の形態】以下、本発明の実施形態について添付図面を参照して詳細に説明する。

【0049】本件発明者は、発明が解決しようとする課題の欄で挙げた問題点に鑑みて、特に、光通信モジュールのレーザダイオードの精密温度調に用いるサーモモジュールを前提として、光通信モジュール全体の鉛フリー化並びにレーザダイオードの光軸安定化の観点から鋭意研究を進め、当該サーモモジュール組立て用に適した融点280℃の金含有量80重量パーセント金スズ共晶ハンダの実用化方法を確認した。

【0050】図1は、本発明に基づき製造された金スズ接合ペルチェ素子熱電変換モジュール（以下、金スズ接合サーモモジュールと略称する）10の概念側面構造を示す図である。

【0051】この金スズ接合サーモモジュール10は、放熱側のセラミック基板11と冷却側のセラミック基板12との間に、P型熱電半導体素子13aとN型熱電半導体素子13bを複数対接合した構造を有している。

【0052】セラミック基板11、12の片方の面（パターン面）上には、それぞれ、複数の各々独立したランド部（メタライズ層）111、121が例えば印刷パターンにより形成される。

【0053】各対のP型熱電半導体素子13aとN型熱電半導体素子13bは、セラミック基板11のパターン面上にあるそれぞれ対応するランド部111上に配置される。

【0054】もう一方のセラミック基板12は、そのパターン面がP型熱電半導体素子13aとN型熱電半導体素子13bの表面（セラミック基板11のランド部111と接合されていない側）に臨むように反転され、該パターン面上の各ランド部121内に各対のP型熱電半導体素子13aとN型熱電半導体素子13bが配置されるべく位置合わせされたうえでセラミック基板11に対向

配置される。

【0055】ここで、セラミック基板11のランド部111と、セラミック基板12のランド部121は、上述した対向配置状態において全ての熱電半導体素子13（13a、13b）が電気回路的に直列に接続されるように互いに位置がずれた配列パターンで形成されている。

【0056】つまり、この金スズ接合サーモジュール10では、セラミック基板11とこれに対向配置されるセラミック基板12との間に、複数のP型熱電半導体素子13aおよびN型熱電半導体素子13bが縦横に交互に配列され、かつセラミック基板11、12のランド部111、121を介して電氣的に直列に接続されている。

【0057】かかる配置形態を有する本発明の金スズ接合サーモジュール10において、各対のP型熱電半導体素子13a、N型熱電半導体素子13bと、これら素子13a、13bを挟んで対向配置されるセラミック基板11のランド部111並びにセラミック基板12のランド部121との間には、それぞれ金スズ層113、123により接合されている。

【0058】本発明では、上記金スズ層113、123としては、金の含有量が概ね80重量パーセントの金スズ共晶組成ハンダが用いられている。

【0059】また、セラミック基板11のパターン面端部には、熱電半導体素子搭載用のランド部111とは別に、一対のリード線取付ランド部112a-1、112a-2（112a-2は図中に現われず）が形成される。

【0060】これらリード線取付ランド部112a-1、112a-2には、図示しない電源の正極と負極にそれぞれ接続されて当該金スズ接合サーモジュール10へ電力の供給を行なう一対のリード線15が接合されている。

【0061】本発明では、リード線取付ランド部112a-1、112a-2に対するリード線15の接合にも、金の含有量が概ね80重量パーセントの金スズ共晶組成ハンダを用いている。

【0062】なお、この金スズ接合サーモジュール10においては、上記リード線15に代えて、ポストと称する金属製の角柱が用いられる場合もある。この場合には、上記リード線取付ランド部112a-1、112a-2に代えてポスト取付ランド部112b-1、112b-2（図24、図25、図26参照）を形成し、当該ポストを上記割合の共晶組成から成る金スズハンダを用いてポスト取付ランド部112b-1、112b-2に接合することができる。

【0063】かかる構造の金スズ接合サーモジュール10に対して、上記電源よりN型熱電半導体素子13bからP型熱電半導体素子13aの方向に直流電流を流すと、上側のセラミック基板12は冷却され、下側のセラ

ミック基板11は発熱するように動作する。

【0064】セラミック基板11のパターン面の裏面（非パターン面）側には、放熱対象物との接合を図るための裏面メタライズ層114が形成され、セラミック基板12のパターン面の裏面（非パターン面）側には、冷却対象物との接合を図るための裏面メタライズ層124が形成されている。

【0065】このように、本発明に係わる金スズ接合サーモジュール10は、セラミック基板11、12、P型熱電半導体素子13a、N型熱電半導体素子13b、電力供給用のリード線15（若しくは金属ポスト）を主たる構成要素とするサーモジュールにおいて、P型熱電半導体素子13a並びにN型熱電半導体素子13bとセラミック基板11、12間の接合に、金の含有量が概ね80重量パーセントの金スズ共晶組成ハンダを用いたものである。

【0066】ここで、本発明の概要について説明する。

【0067】本件発明者は、まず、上述した金スズ接合サーモジュール10の組立て用ハンダとして融点280℃の金含有量80重量パーセントの金スズ共晶ハンダを用いる場合、金スズをどのような形態にするかの検討を行った。

【0068】最も単純な方式は、金スズペーストをセラミック基板11、12のP型熱電半導体素子13aおよびN型熱電半導体素子13bの搭載位置（ランド部111、121）に印刷法もしくはディスペンサによる塗布を行う方法であるが、通常ランド部111、121のメタライズ最表面は金メッキ仕上げとなっているために、溶融した金スズハンダがランド部111、121の側面まで流れるため、回路のショートなどの危険性がある。

【0069】この不都合を回避するためには、P型熱電半導体素子13aおよびN型熱電半導体素子13bを搭載する面のみ金メッキ仕上げとし、その他の側面は金と合金を形成し難い銅などの金属面のままにする必要がある。この点に関しては、セラミック基板11、12の作成方法をサブトラクティブ法からセミアディティブ法に切り替えることにより達成可能である。

【0070】次に簡単な方法は、セラミック基板11、12並びにP型熱電半導体素子13aおよびN型熱電半導体素子13bの最表面を金面仕上げとし、その間に所定の金含有量の金スズペレットをはさみ、加熱融着する方法である。

【0071】この方法は、熱電半導体素子13a、13bのサイズが比較的大きなサーモジュールに対しては有効であるが、1mm角を下回る微小サイズの熱電半導体素子13a、13bを用いるサーモジュールの組立てには最適な方法とは言えない。

【0072】すなわち、1mm角を下回る金スズペレットを位置ズレなしに所定の位置に配置し、その上に熱電半導体素子13a、13bを立てて接合するためには、位

置ズレ防止用の治具の開発が必要不可欠であり、大量生産には不向きだからである。

【0073】しかし、高粘性フラックスをうまく使用すれば、金スズペレットをセラミック基板11、12のランド部111、121にほぼ正確に固定可能であり、熱電半導体素子13a、13bの位置決めは金属プレートに所定の位置に穴をあけて位置決めすればこの方法でも金スズ接合は達成可能と判断する。

【0074】より高度な方式としては、P型熱電半導体素子13aおよびN型熱電半導体素子13bの最表面に所定の組成の金スズ層(113、123)を析出させる方式がある。

【0075】メッキ法で金スズ層(113、123)を形成する方法は、所定の溶液から半導体素子表面に電界を印加しながら析出させるため、析出面内における析出層の厚みのバラツキを均一化すること、並びに金含有量80重量パーセントの金スズ組成のバラツキがないことが必要である。

【0076】プロセス的には複雑となるが、P型およびN型の熱電半導体ブロック(後述するインゴットに相当)の最表面を金メッキ仕上げとし、次いでこのブロックに所定の金含有率の金スズフォイルまたは箔を予め融着してしまい、その後、当該ブロックをダイシングすることによりP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成して、これら熱電半導体素子13a、13bを金面仕上げのセラミック基板11、12のランド部111、121に配列し、加熱融着する方法がある。

【0077】この方法も、前述したように、各熱電半導体素子13a、13bの位置決め精度が問題となるが、ここでも高粘性フラックスを固定用に使用すれば、実現可能と考えられる。

【0078】上述した問題点について、以下に述べるような対策を施すことにより、金スズ接合サーモモジュール10を実用化できると判断し、種々実験を行って本発明に至った。

【0079】また、当該サーモモジュール10の組立てを金スズ接合で行いながら、電力供給用のリード線15またはそれに代わる金属製ポストの接合を融点の低いスズアンチモン系ハンダを用いたのでは鉛フリー化の効果が乏しいため、鋭意実験を積み重ね実用的なリード部材接合法に到達した。

【0080】以下、代表的な実施例について詳細に説明する。

【0081】実施例1(特許請求範囲第2項に対応)
本実施例では、まず、図2に示す如くの工程を経てP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成した。

【0082】まず最初に、ビスマステルルを主成分とするP型およびN型熱電半導体粉末を加熱加圧しながら

それぞれのインゴット(熱電半導体ブロック)70を作成した。

【0083】次に、各インゴット70をスライスし、P型とN型のそれぞれの熱電半導体ウェハー71を得た。ウェハーサイズは、概ね30mm×40mmで、厚みはモジュール性能により概ね0.8mmのものを準備した。

【0084】P型熱電半導体ウェハー71とN型熱電半導体ウェハー71をそれぞれ無機酸の混酸でエッチングし、これらウェハー71の全周にわたり無電解ニッケルメッキを概ね4μm厚さ施した。

【0085】その後、金メッキを0.2~0.3μm付けた。この状態でウェハー71を治具に固定し、ダイシング(細断)を行なってP型熱電半導体素子13aおよびN型熱電半導体素子13bを得た。細断後のP型熱電半導体素子13aおよびN型熱電半導体素子13bの素子サイズは0.64mm×0.64mmである。

【0086】上記工程により得たP型熱電半導体素子13aおよびN型熱電半導体素子13bを用いたサーモモジュールの組立ては、図4および図5に示す一連の如くの工程を経て行なった。

【0087】まず最初に、図4(a)に示す如く、セラミック基板11のランド部111に金スズのペーストを塗布することから行なった。用いた金スズペーストは市販品で、金属成分中の金の含有量が概ね80重量パーセントの共晶組成の金スズ合金である。このペースト中には粒径25~32μmの金スズ粒子とRMAタイプのフラックスが含まれている。

【0088】また、用いたセラミック基板11(セラミック基板12も同様。但し、リード線取付ランド部は有せず)は、厚みが0.3mmのアルミナ製で、その片面はP型熱電半導体素子13a及びN型熱電半導体素子13bが1個ずつ配置できるようにしたランド部111が31個だけパターン形成され、更に電源供給用のリード線15を取付けるためのリード線取付ランド部112a-1、112a-2(図4では、簡単化のため省略)が形成されている。

【0089】ランド部111(セラミック基板12のランド部112も同様)の構成は、図3に示す如く、セラミック側から銅のメタライズ層1111、その上にニッケルのメタライズ層1112、更にその上には金が0.2~0.3μmメッキ(金メッキ1113)された構造であり、各ランド部111の側壁は銅、ニッケル、金のむき出し構造となっている。

【0090】セラミック基板11の素子搭載面の裏面は、セラミック基板11の外周部から0.1mm小さめにメタライズされており、全面にわたって銅(銅メタライズ層1141)、ニッケル(ニッケルメタライズ層1142)、金(金メッキ1143)からなるメタライズ構造(裏面メタライズ層114)を有している。

【0091】図4(a)に示す金スズペースト塗布工程

においては、セラミック基板11のパターン面に対してパターン(ランド部111)の位置と同じ位置に穴を持つ金属製のマスクをかぶせ、この上から金スズペーストをスクイズした。

【0092】均一な厚みになるように金属へらで過剰分の金スズペーストを取り除き、大凡50 μ mの金スズペーストを塗布した。

【0093】金属マスクを取り除いた後、熱電半導体素子13a、13bの配置位置に穴が空いた厚み約1mmのカーボン製の治具をかぶせ、図2に示す方法で生成した金メッキ仕上げの熱電半導体素子13a、13bを配列した〔図4(b)参照〕。

【0094】この状態で位置ズレ防止のための重しをのせて、真空炉中に置き、10°C/分の昇温速度で320°Cまで加熱、1分保持して金スズ接合を行った〔図4(c)参照〕。

【0095】得られたセラミック基板11と熱電半導体素子13a、13bの一方のみが接合した π 組状態モジュールは、金スズの流れ出しも無く、接合状態は良好であった。

【0096】次に、図5(a)に示すように、もう一枚のセラミック基板12も同様の方法でランド部121上に金スズペーストを塗布し、先に作成した π 組状態モジュールの金面素子(熱電半導体素子13a、13b)側と重ねた。

【0097】その後、図5(b)に示すような加熱工程に移り、ここでは、カーボン治具の代わりに全体(両組み状態とされたモジュール全体)を金属製のプレートで挟み込み、真空炉で加熱した。加熱条件は、上述した π 組状態モジュール生成時〔図4(c)参照〕と同様とした。

【0098】以上の工程を経て得られた金スズ接合サーモモジュール10は、リード線取り付け後の内部抵抗(R1)を計測し、その後-40°C/85°C(30分/サイクル、20サイクル)のサーマルショック試験と反転通電試験(冷却側/放熱側の到達温度差が70~75°Cになるように電流を印加、7.5秒切替え、72サイクル)を実施した。

【0099】試験後の内部抵抗(R2)を計測し、抵抗変化率を求めた結果、いずれのサーモモジュールも0.5パーセント程度の内部抵抗変化率であり、サーモモジュールとして十分機能することを確認した。

【0100】従って、金スズペーストを用いたサーモモジュール10の組立ては有効であることが確認出来た。

【0101】実施例2(特許請求範囲第3項に対応)本実施例においても、図2に示す如くの工程を経てP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成した。

【0102】まず、ビスマステルルを主成分とするP型およびN型熱電半導体粉末を加熱加圧しながらそれぞれのインゴット70を作成した。これら各インゴット7

0をスライスし、P型熱電半導体ウェハー71とN型熱電半導体ウェハー71を得た。ウェハーサイズは概ね30mm \times 40mmで、厚みはモジュール性能により概ね0.8mmのものを準備した。

【0103】このウェハー71を実施例1と同様の方法(図2参照)で金メッキ仕上げのP型熱電半導体素子13aとN型熱電半導体素子13bとし、それぞれ固定治具に取り付けて0.64mm \times 0.64mmのサイズにダイシングした。

【0104】本実施例でのサーモモジュールの組立てに用いたセラミック基板11(セラミック板12も同様。但し、リード線取付ランド部は有せず)は、厚みが0.3mmのアルミナ製で、その片面はP型熱電半導体素子13aとN型熱電半導体素子13bが各1個ずつ配置できるようにしたランド部111が31個形成され、更に電源供給用のリード線15を取付けるためのリード線取付ランド部112a-1、112a-2が形成されている。

【0105】セラミック基板11上のランド部111(セラミック基板12のランド部112も同様)の構成は、セラミック側から銅のメタライズ層、その上にニッケルのメタライズ層、更にその上には金を0.2~0.3 μ mメッキした構造であり、各ランド部111の側壁は銅、ニッケル、金のむき出しの構造となっている(図3参照)。

【0106】セラミック基板11、12のパターン面と反対面はセラミック基板11、12の外周部から0.1mm小さめにメタライズされており、全面にわたって銅、ニッケル、金からなるメタライズ構造を有している(図3参照)。

【0107】本実施例では、上述したP型熱電半導体素子13aおよびN型熱電半導体素子13b並びにセラミック基板11、12を用いて、図6および図7に示す一連の工程を経て金スズ接合サーモモジュール10の組立てを行なった。

【0108】まず最初に、図6(a)に示すように、セラミック基板11のパターン(ランド部111)に高粘性フラックスを塗布した。

【0109】その後、ランド部111の位置と同じ位置に穴を持つカーボン製のマスクをかぶせ、この上に熱電半導体素子13a、13bとほぼ同サイズ(0.7mm角)に打ち抜いた金スズ箔(厚み35 μ m)を付着させた〔図6(b)参照〕。

【0110】次いで、図6(c)に示すように、カーボン製治具を用いて上記金スズ箔の上に金メッキ仕上げの熱電半導体素子13a、13bを配列した後、図6(d)に示すように、位置ズレ防止のための重しをのせて真空炉を用いて加熱溶解した。

【0111】加熱条件は、10°C/分の昇温速度で320°Cまで加熱、1分保持して金スズ接合を行った。得られたセラミック基板11と熱電半導体素子13a、13bの一

方のみが接合した π 組状態モジュールは金スズの流れ出しも無く、接合状態は良好であった。

【0112】次に、上記カーボン製治具を取り外し、図7(a)に示すように、接合されなかった熱電半導体素子13a、13bの金メッキ仕上げ表面に高粘性フラックスを用いて金スズ箔を付着させて、もう1枚のセラミック基板12を重ねた後、更に、図7(b)に示すように、位置ズレ防止用の金属製治具に固定して真空炉中で加熱溶融した。

【0113】加熱条件は、上述した π 組状態モジュール生成時〔図6(d)参照〕と同様の温度条件とした。

【0114】このようにして作成した金スズ接合サーモモジュール10の一方の面に熱電対を鉛スズハンダで接合し、もう一方の面を温度コントロールされた水冷板上にセットし、冷却面に熱電対を張り付け、当該モジュール10に最大電流(約1.2A)印加時に冷却側基板11と放熱側基板12間で約70℃の温度差が出ることを確認した。従って、金スズのペレット(箔)を用いたサーモモジュール10の組立ても十分可能なことが確認できた。

【0115】実施例3(特許請求範囲第4項～第6項に対応)

本実施例では、図8に示す如くの工程を経てP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成した。

【0116】まず最初に、ビスマステルを主成分とするP型およびN型熱電半導体粉末を加熱加圧しながらそれぞれのインゴット70(図2参照)を作成した。各インゴット70をスライスし、P型熱電半導体ウェハー71とN型熱電半導体ウェハー71を得た。ウェハーサイズは概ね30mm×40mmで厚みはモジュール性能により概ね0.8mmのものを準備した。

【0117】密着力確保のためP型熱電半導体ウェハー71とN型熱電半導体ウェハー71をそれぞれ無機酸の混酸でエッチングし、その後ウェハー全周にわたって無電解ニッケルメッキを概ね4 μ m厚さ施した。その後、金メッキを0.2～0.3 μ m付けた。

【0118】次に、この金メッキ仕上げしたウェハーに35 μ m厚みの金スズフォイル(箔)を還元雰囲気(微量水素ガスを添加した高純度窒素ガス)下で熱融着した。使用した金スズフォイルのサイズは15mm×40mmで、これをウェハー71の片面に2枚ずつ並べて融着を行った。加熱条件は、昇温速度10℃/分で320℃まで加熱し、その温度で1分保持とした。冷却速度も10℃/分で室温まで冷却した。

【0119】次いで、得られた金スズ融着ウェハー71を治具に固定し、0.64mm×0.64mmの大きさにダイシングして、P型熱電半導体素子13aおよびN型熱電半導体素子13bを得た。

【0120】本実施例のサーモモジュールの組立てに用いたセラミック基板11(セラミック板12も同様。但

し、リード線取付ランド部は有せず)は、厚みが0.3mmのアルミナ製で、その片面はP型熱電半導体素子13aおよびN型熱電半導体素子13bが1個ずつ配置できるようにしたランド部111が31対だけ形成され、更に電源供給用のリード線を取付けるためのリード線取付ランド部112a-1、112a-2がパターンが形成されている。

【0121】セラミック基板11のランド部111(セラミック基板12のランド部121も同様)の構成は、銅のメタライズ層、その上にニッケルのメタライズ層、更にその上には金が0.2～0.3 μ mメッキした構造であり、各パターン(ランド部111、121)の側壁は銅、ニッケル、金のむき出しとなっている(図3参照)。

【0122】また、セラミック基板11のパターン面(素子搭載面)の反対面は、セラミック基板11の外周部より0.1mm小さめに全面にわたって銅、ニッケル、金からなるメタライズ構造を有している(図3参照)。

【0123】本実施例では、上述したP型熱電半導体素子13aおよびN型熱電半導体素子13b並びにセラミック基板11、12を用いて、図9および図10に示す一連の工程を経て金スズ接合サーモモジュール10の組立てを空気中で行なった。

【0124】具体的には、セラミック基板11のパターン面のランド部111に対して高粘性フラックスを塗布し〔図9(a)参照〕、次いでこの上に金スズを融着したP型熱電半導体素子13a、N型熱電半導体素子13bを配列し〔図9(b)参照〕、更に、加熱部設定温度390℃、20秒で金スズ接合を行った〔図9(c)参照〕。

【0125】上記工程を経て得られたセラミック基板11と熱電半導体素子13a、13bの一方のみが接合された π 組状態モジュールは、金スズのセラミック基板11への濡れも良好で、接合状態は良好であった。

【0126】次に、もう一枚のセラミック基板12を上記 π 組状態モジュールのものと重ね合わせ〔図10(a)参照〕、更に、固定用治具と共に345℃、3分加熱して〔図10(b)参照〕、金スズ接合サーモモジュール10を得た。

【0127】得られたサーモモジュール10は、リード線15取り付け後の内部抵抗(R1)を計測し、その後-40℃/85℃(30分/サイクル、20サイクル)のサーマルショック試験と反転通電試験(冷却側/放熱側の到達温度差が70～75℃になるように電流を印加、7.5秒切替え、72サイクル)を実施した。

【0128】試験後の内部抵抗(R2)を計測し、抵抗変化率を求めた結果、いずれのサーモモジュール10も0.5パーセント程度の上昇であり、サーモモジュール10として十分機能することを確認した。

【0129】以上のことから、P型熱電半導体素子13

aおよびN型熱電半導体素子13bの最表面におよそ80重量パーセントの金を含む共晶組成の金スズ層を設け、これを接合剤としてサーモモジュール10を組み立てることも十分可能であることが確認できた。

【0130】実施例4(特許請求範囲第7、8項に対応)本実施例では、図11に示す如くの工程を経てP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成した。

【0131】まず最初に、ビスマステルルを主成分とするP型およびN型熱電半導体粉末を加熱加圧しながらそれぞれのインゴット70(図2参照)を作成し、各インゴット70をスライスして、P型熱電半導体ウェハー71とN型熱電半導体ウェハー71を得た。ウェハーサイズは、概ね30mm×40mmで、厚みはモジュール性能から概ね0.8mmとした。

【0132】P型熱電半導体ウェハー71とN型熱電半導体ウェハー71をそれぞれ無機酸の混酸でエッチングし、その後ウェハー全周にわたって無電解ニッケルメッキを4μm施した。

【0133】その後、金メッキをフラッシュ金相当(蛍光X線膜厚測定で0.01μm)、0.2~0.3μm、5μm、10μm、20μm(ダイシング後の樹脂埋め込み断面観察)を水準とした金メッキ仕上げウェハーを試作した。なお、比較のため、ニッケルメッキで止めた水準(図示せず)も試作した。

【0134】次に、各金メッキウェハーおよびニッケルメッキのみのウェハーの両面に、35μm厚みの金スズ箔(箔)を配置し、真空炉を用いて融着した。融着条件は実施例3と同様、還元雰囲気下320℃、1分保持である。

【0135】かかる工程においては、金メッキ仕上げのウェハーに対して金スズは元の面積よりも広がる傾向が見られたが、ニッケルメッキのみのウェハーでは広がりが一切見られず、また、ニッケルと金スズ箔の接合も不十分であった。

【0136】その後、各ウェハーを0.64mm×0.64mm角にダイシングし、P型熱電半導体素子13aおよびN型熱電半導体素子13bを得た。この工程においては、金メッキしたウェハーは問題なかったが、ニッケルメッキのみのウェハーでは金スズ層がダイシング中に部分剥離を起こし、モジュール組立てに供試出来なかった。

【0137】本実施例におけるサーモモジュールの組立ては、23対のランド部を有するアルミナ基板を用いて行った。具体的には、組立て自動機を用いて、アルミナ基板に高粘性フラックスを塗布し、その上に各金メッキ水準ごとのP型熱電半導体素子13aとN型熱電半導体素子13bを配列し、375℃20秒の加熱条件でπ組状態モジュールとした。

【0138】その後、π組状態モジュールの基板にもう1枚のセラミック基板を重ね、両組用治具で挟み込みな

がら加熱して、23対の熱電半導体素子対から成る金スズ接合サーモモジュール10とした。

【0139】組立て完了後、リード線付けを行い、内部抵抗(R1)を計測し、その後-40℃/85℃(30分/サイクル、20サイクル)のサーマルショック試験と反転通電試験(冷却側/放熱側の到達温度70~75℃になるように電流印加、7.5秒切替え、72サイクル)を実施した。

【0140】試験後の内部抵抗(R2)を計測し、抵抗変化率を求めた結果、いずれのサーモモジュールも0.5パーセント程度の上昇であり、サーモモジュールとして十分機能することが確認できた。

【0141】その後、サーモモジュールの両面にスズ銀銅ハンダ(融点217℃)を用いて厚み1mmの銅タングステン(20%)板を接合した。このようにして作成したサンプルのサーマルショック試験による耐久性を評価した結果、1000サイクル終了後の抵抗値変化は、金メッキの厚みにより異なった。

【0142】最も抵抗値変化量が大きかったのは0.01μmの金メッキ水準で、その他の金メッキ水準は殆ど同レベルであった。0.01μmの金メッキ水準は、約100サイクルで5パーセントの内部抵抗変化率に達したが、その他の水準は1000サイクル経過後でも2パーセント未満の内部抵抗変化率であった。

【0143】従って、金スズ箔を熱電半導体ウェハーに融着加工する場合、ウェハー最表面に金メッキを施すことが必要であり、望ましくは0.01μm以上の金メッキを施す必要がある。

【0144】実施例5(特許請求範囲第9項に対応)本実施例では、図12に示す如くの工程を経てP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成した。

【0145】まず最初に、ビスマステルルを主成分とするP型およびN型熱電半導体粉末を加熱加圧しながらそれぞれのインゴット70(図2参照)を作成し、各インゴット70をスライスして、P型熱電半導体ウェハー71とN型熱電半導体ウェハー71を得た。ウェハーサイズは、概ね30mm×40mmで、厚みはモジュール性能により概ね0.8mmのものを準備した。

【0146】P型熱電半導体ウェハー71とN型熱電半導体ウェハー71をそれぞれ無機酸の混酸でエッチングし、その後、ウェハー全周にわたって無電解ニッケルメッキを概ね4μm厚さ施した。

【0147】その後、ウェハー71の最表面にスズメッキ層を1μm、2μm付けた水準を試作し、比較のためにニッケルメッキで止めた水準を試作した。

【0148】これら各表面処理ウェハーの両面に35μm厚みの金スズ箔をはさみ、還元雰囲気の真空炉で320℃×1分保持の加熱条件で金スズ箔(箔)との融着を試みた。

【0149】各ウェハーをダイシングにより0.64mm×0.

64mm角に細断したが、ニッケルメッキ仕上げに金スズフォイルを融着したウェハは、ダイシング中に金スズ層の部分剥離が見られた。スズメッキ仕上げを経たウェハに関しては、熱電半導体と強固に密着しており、剥離は観測されなかった。

【0150】上記観測により組立て可能と認められたスズメッキ仕上げの熱電半導体素子13a, 13bを用いて実施例4と同様の方法で金スズ接合サーモモジュール10の組立てを行った。その結果、特に、金スズの融点が大幅に変化することはなく、モジュール組立て後の破壊試験でも素子と基板の密着性は良好であった。

【0151】組立後の金スズ接合サーモモジュール10にリード線を取り付けた後、サーマルショック試験と反転通電試験前後の抵抗の変化率は、金メッキ仕上げの場合もスズメッキ仕上げの場合も0.3~0.6パーセントで通常の鉛系のハンダを使用した場合と同レベルであった。

【0152】実施例6(特許請求範囲第10項に対応)本実施例では、図13に示す如くの工程を経てP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成した。

【0153】まず最初に、ビスマステルを主成分とするP型およびN型熱電半導体粉末を加熱加圧しながらそれぞれのインゴット70(図2参照)を作成し、各インゴット70をスライスして、P型熱電半導体ウェハ71とN型熱電半導体ウェハ71を得た。ウェハサイズは、概ね30mm×40mmで、厚みはモジュール性能から概ね0.8mmとした。

【0154】P型熱電半導体ウェハ71とN型熱電半導体ウェハ71をそれぞれ無機酸の混酸でエッチングし、その後ウェハ全周にわたって無電解ニッケルメッキを4μm施した。その後、更に金メッキを0.2~0.3μm取り付け、金メッキ仕上げウェハを試作した。

【0155】この金メッキ仕上げウェハの両面を所定の厚みの金スズフォイル(箔)と真空炉を用いて融着した。準備した金スズ箔の厚みは20μm、35μm、50μm、60μmの4水準で、それぞれ融着後、0.64mm×0.64mm角にダイシングし、23対ランド部保有アルミナ基板を用いて金スズ接合サーモモジュール10とした。

【0156】その後、サーマルショック試験、反転通電試験を行った後、サーモモジュールの両面にスズ銀銅ハンダを用いて厚み1mmの銅タングステン(20%)板を接合した。

【0157】このようにして作成したサンプルのサーマルショック試験による耐久性を評価した結果、1000サイクル終了後の抵抗値変化は、融着に用いた金スズフォイルの厚みにより異なった。

【0158】結果として、厚い金スズ箔を用いるよりも薄い金スズを用いた方が内部抵抗変化率は小さい傾向が見られた。また、60μmの金スズフォイルを用いた場合、サーモモジュール組立て時に過剰の金スズがP型熱

電半導体素子とN型熱電半導体素子間に溜まり、これ以上厚い金スズ箔を用いた場合は、組立時に短絡の可能性があることが明らかとなった。

【0159】従って、実用範囲として、20μm~60μmの金スズ箔を融着することが良好な結果が得られると判断した。

【0160】実施例7(特許請求範囲第11項に対応)本実施例では、図14に示す如くの工程を経てP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成した。

【0161】まず最初に、ビスマステルを主成分とするP型およびN型熱電半導体粉末を加熱加圧しながらそれぞれのインゴット70(図2参照)を作成した。各インゴット70をスライスし、P型熱電半導体ウェハ71とN型熱電半導体ウェハ71を得た。ウェハサイズは、概ね30mm×40mmで、厚みはモジュール性能により概ね0.8mmのものを準備した。

【0162】P型熱電半導体ウェハ71とN型熱電半導体ウェハ71をそれぞれ無機酸の混酸でエッチングし、その後ウェハ71の全周にわたって無電解ニッケルメッキを概ね4μm厚さ施した。

【0163】その後、市販の金スズメッキ液を用いて、ニッケル上に金スズの合金層を析出させた。予備試験として金スズ層の厚みが5μmになるように析出させ、蛍光X線で膜厚と成分分析を行った。

【0164】厚みが5μm程度の場合、析出した金スズ層の厚みはほぼ均一であったが、組成は金/スズの比率が概ね80/20から金リッチの90/10に近いものであった。

【0165】その後、電解液の組成を変更し、ほぼねらい通りの金/スズが80/20の組成のものを析出させ、厚みを35μmねらいで試作を行った。析出する金スズ層の厚みが35μm程度の厚みになると、ウェハ中心部が35μm前後であるのに対してウェハ外周部は60μm程度の厚みとなった。

【0166】電鍍により最表面に金スズ層を被覆したウェハ(図14参照)を0.64mm×0.64mmの大きさにダイシングし、これにより得られたP型熱電半導体素子13aおよびN型熱電半導体素子を用いて金スズ接合サーモモジュール10の組立てを行った。

【0167】本実施例での組立てに用いたセラミック基板11は、厚みが0.3mmのアルミナ製で、その片面にはP型熱電半導体素子13aとN型熱電半導体素子13bが1個ずつ搭載できるようにしたランド部111が18対形成され(もう一方のセラミック基板12もランド部121が18対形成される)、更に電源供給用のリード線15を取付けるためのリード線取付ランド部112a-1, 112a-2がパターンとして形成されている。

【0168】ランド部111(もう一方の基板12上のランド部121も同様)の構造は、セラミック基板側か

ら銅のメタライズ層、その上にニッケルのメタライズ層、更にその上には金が0.25~0.35 μm メッキされている(図3参照)。

【0169】セラミック基板11, 12のパターン面(素子搭載面)の反対面は、セラミック基板11, 12の外周部から0.1mm小さめに全面にわたって銅、ニッケル、金からなるメタライズ構造を有している(図3参照)。

【0170】本実施例におけるサーモモジュールの組立ては自動機を用いて空気中で行った。具体的にはセラミック基板11のパターン側のランド部111に対して高粘性フラックスを塗布し、この上に図14に示す析出法を用いて金スズを融着したP型熱電半導体素子13aとN型熱電半導体素子13bを配列し、加熱部設定温度400℃、20秒で接合を行った。

【0171】上記工程で得られたセラミック基板11と熱電半導体素子13a, 13bの一方の端面のみが接合した π 組状態モジュールは、各ランド部111によって濡れ性にムラがあった。これは、先にも述べた熱電半導体素子13a, 13bに析出した金スズ層の厚みにバラツキがあるためと推測される。

【0172】次に、もう一枚のセラミック基板12と π 組状態モジュールのものを両組みの状態に重ね合わせ、固定治具と共に360℃、3分加熱して金スズ接合サーモモジュール10を得た。

【0173】得られたサーモモジュール10にリード線付けを行い、サーマルショック試験、反転通電試験前後のサーモモジュール10の抵抗変化率は最大で0.7パーセントであり、サーモモジュール10として機能することを確認した。

【0174】その後、当該サーモモジュール10をエポキシ系樹脂に埋め込み、研磨して接合状態の確認を行った。図15は、その接合状態を側面から観察した図である。

【0175】なお、比較のために、実施例2で作成したサーモモジュール10に関する同条件(エポキシ系樹脂埋め込み、研磨)での接合状態の観察結果を図16に示す。

【0176】実施例8(特許請求範囲第12項に対応)本実施例では、図2に示す如くの工程を経てP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成した後、これら熱電半導体素子13a, 13bの最表面に金スズ層を形成している。

【0177】まず最初に、ビスマステルを主成分とするP型およびN型熱電半導体粉末を加熱加圧しながらそれぞれのインゴット70を作成した。各インゴット70をスライスし、P型熱電半導体ウェハー71とN型熱電半導体ウェハー71を得た。ウェハーサイズは、概ね30mm×40mmで、厚みはモジュール性能により概ね0.8mmのものを準備した。

【0178】その後、これらウェハー71をエッチングし、次いでウェハー全周に渡って無電解ニッケルメッキ(4 μm)を施し、更に金メッキを0.2~0.3 μm 付ける。

【0179】この金メッキ仕上げのP型熱電半導体ウェハー71とN型熱電半導体ウェハー71を固定治具に取り付け、0.64mm×0.64mm角にダイシングすることにより、P型熱電半導体素子13aおよびN型熱電半導体素子13bを得た(以上、図2参照)。

【0180】更に、これらP型熱電半導体素子13aおよびN型熱電半導体素子13bの最表面への金スズ箔の融着はカーボン製の治具を用いて実施した。

【0181】カーボン製治具は、例えば、図17(a)に示すように、厚み約5mmのカーボンプレート171に深さ1mm、 $\phi 1$ のリーマ穴172を多数あけた構造をしている。

【0182】この治具170に、図17(b)に示すように、0.7mm角に打ち抜いた35 μm の金スズ箔を1枚ずつ入れ、その上に金メッキ仕上げの熱電半導体素子13a, 13bを直立させた。その後、熱電半導体素子13a, 13bの上面側の金メッキ面にも同一サイズの金スズ箔を載せ、更に、図17(c)に示す如くの還元雰囲気中で熱融着を行った。融着条件は、還元雰囲気320℃、1分保持で実施した。

【0183】このように、熱電半導体素子13a, 13bとして細断した後の素子状態で金スズ箔を融着した場合、素子1個当たりの金スズ量は厳密にコントロール出来るが、素子上に形成される金スズ層は、図17(d)に示すように、表面張力によりお椀を伏せたような球面に近い状態であった。

【0184】しかしながら、この形状は組立てに問題とはならない程度なので、実施例3で述べた方法と同様の方法で、当該熱電半導体素子13a, 13bと31対のランド部を有する一対のセラミック基板11, 12とを用いて金スズ接合サーモモジュール10の組立を行った。

【0185】なお、組立後のサーモモジュール10を破壊して金スズの接合状態を検査したところ、金スズの量がコントロールされているため、各パターン(ランド部)間の金スズの広がり均一であるという結果が得られた。

【0186】上記方法で組み立てられたサーモモジュール10に対してリード線15を取り付けた後、内部抵抗(R1)を計測し、その後、-40℃/85℃(30分/サイクル、20サイクル)のサーマルショック試験と反転通電試験(冷却側/放熱側の到達温度70~75℃になるように電流印加、7.5秒切替え、72サイクル)を実施した。

【0187】この試験後の内部抵抗(R2)を計測し、抵抗変化率を求めた結果、いずれのサーモモジュール10も0.5パーセント程度の上昇であり、サーモモジュール10として十分機能することを確認した。

【0188】以上のことから、P型熱電半導体素子13aおよびN型熱電半導体素子13bを細断後にその最表面に金スズ層を設け、これら素子13a、13bを用いて金スズ接合サーモモジュール10を組み立てることの有効性が確認された。

【0189】実施例9(特許請求範囲第13項に対応)本実施例では、図18に示す如くの工程を経てニッケルメッキ層の厚みが異なるP型熱電半導体素子13aおよびN型熱電半導体素子13bを生成した後、これら素子13a、13bを用いてモジュールを組み立て、サーマル試験を試みた。

【0190】まず最初に、ビスマステルルを主成分とするP型およびN型熱電半導体粉末を加熱加圧しながらそれぞれのインゴット70(図2参照)を作成し、各インゴット70をスライスして、P型熱電半導体ウェハー71とN型熱電半導体ウェハー71を得た。ウェハーサイズは、概ね30mm×40mmで、厚みはモジュール性能により概ね0.8mmのものを準備した。

【0191】次に、P型熱電半導体ウェハー71とN型熱電半導体ウェハー71をそれぞれ無機酸の混酸でエッチングし、その後、ニッケルメッキを施した。

【0192】ここでは、水準として通常の無電解ニッケルメッキ水準、その他に装飾用に使用される電解ニッケルメッキ水準を概ね4 μ m析出させた。これらニッケルメッキの上に金メッキを0.2~0.3 μ m施し、金メッキ仕上げウェハーを用意した。

【0193】次に、各金メッキウェハーの両面を35 μ m厚みの金スズフォイル(箔)と真空炉を用いて融着した後、0.64mm×0.64mm角にダイシングすることにより、P型熱電半導体素子13aおよびN型熱電半導体素子13bを得、これら素子13a、13bを用いて23対の素子対を有する金スズ接合サーモモジュール10に組み立てた。

【0194】その後、このサーモモジュールに対してサーマルショック試験、反転通電試験を行った後、当該サーモモジュール10の両面にスズ銀銅ハンダを用いて厚み1mmの銅タングステン(20%)板を接合した。

【0195】このようにして作成したサンプルモジュールの反転通電(放熱側基板の温度と冷却側基板の温度が25℃から85℃の間を行き来するように電流を印加)による耐久性を評価した結果、4万サイクルを経過後の抵抗値の変化は、ニッケルメッキの種類によらず、合格判定の5パーセント未満であった。

【0196】比較のために、本実施例では、ウェハー71をエッチング後直ちに金メッキを0.2~0.3 μ m施したサンプルを試作した。

【0197】このサンプルに対して、他のニッケルメッキ仕上げのウェハーと同様に、35 μ m厚の金スズの箔を両面融着し、ダイシングして熱電半導体素子13a、13bとした後、これら素子13a、13bを用いて23

対の素子対を持つサンプルモジュールを作成した。

【0198】このサンプルモジュールに対しても、他のモジュール10と同様に、銅タングステン板接合後、耐久性を評価したが、いずれのサンプルモジュールもごく短いサイクル数で、抵抗値変化量が5パーセントを超えた。これらは、Bi-Te母材と金スズ層界面で剥離が起っており、これにより抵抗値が上昇したものと推測される。

【0199】実施例10(特許請求範囲第14項に対応)本実施例では、実施例3と同様の方法(図8参照)で金スズ箔を熱融着したP型熱電半導体ウェハー71とN型熱電半導体ウェハー71を作成した。

【0200】但し、本実施例では、下地のエッチング処理薬品、処理時間を変化させて、金スズ融着ウェハー71を作成した。その結果、エッチング条件によって、金スズウェハー表面に例えば図19に示すようなクレータ状のシワが発生した。

【0201】このようなクレータ状のシワが発生した金スズ融着ウェハー71をダイシングした場合、シワの発生している箇所ではビスマステルル母材とニッケル界面で剥離が多発することから、局部的に母材/ニッケル界面の密着力が弱くなっていることが推察される。

【0202】この密着力の大小を定量的に把握するため、同一エッチング条件のニッケル/金メッキ仕上げウェハーを3mm角にダイシングし、その片面をスズアンチモンハンダで2mm厚みの銅板にハンダ付けし、その反対面には鉛スズハンダを用いてスズメッキ仕上げの銅製の釘をハンダ付けした。

【0203】このようにして作成した試料を用いて、20mm/minの一定速度で垂直に引っ張り、破断強度を密着力として評価した。その結果、1平方センチ当たり密着力が50kg未満の場合に上記クレータ状のシワが発生することが明らかとなった。逆に、クレータ上のシワが発生しないためには、1平方センチメートル当たり50kg以上の密着力が必要であることが分かった。

【0204】更に、本実施例では、上記実験結果を基に、例えば図20に示す手順に従い、P型およびN型熱電半導体ウェハー71から、密着力Fが1平方メートル当たり大凡40kgの試料、大凡50kgの試料、大凡80kgの試料、大凡100kgの試料を作成し、それぞれの試料(ウェハー)に金スズ箔を熱融着し、更にダイシングして熱電半導体素子13a、13bとした後、これら素子13a、13bを用いて金スズ接合サーモモジュール10を作成した。

【0205】なお、前述のように1平方メートル当たりの密着力が50kg未満の試料はクレータ状のシワが発生し、ダイシング時に剥離が多発したが、剥離のないものを選別して組立てに供した。

【0206】上記4水準の試料を用いて組み立てた各サーモモジュールを、マイナス40℃と85℃を15分間

隔で印加するサーマルショック試験(100サイクル)に供した結果、試験前後の内部抵抗値の変化量が密着力80kg以上のサーモモジュールに比べて密着力が40kgのサーモモジュールは明らかに大きかった。

【0207】ここで、2パーセントの変化率があるものを不良品と判定した場合、不良率と密着力には明らかに相間があり、1平方センチ当たり80kg以上の密着力のあるサーモモジュールは不良率が0パーセント(0個/50個)あるのに対して、40kgの密着力のサーモモジュールでは18パーセント(9個/50個)の不良率であった。また、50kgの密着力のサーモモジュールでは4(2個/50個)パーセントの不良率であった。

【0208】以上のことから、金スズ接合サーモモジュール10において、P型熱電半導体並びにN型熱電半導体とニッケル界面の密着力が1平方センチ当たり50kg以上、望ましくは80kg以上有することが、実用上必要なことが確認できた。

【0209】実施例11(特許請求範囲第14項に対応)実施例10と同様の試験を金スズペースト法についても実施した。具体的には、実施例10と同様にエッチング条件を変化させてビスマス—テルル母材とニッケル界面の密着力の異なるニッケル/金メッキ仕上げのウェハ—を作成し、実施例1と同様の方法で金スズ接合サーモモジュール10を作成した。

【0210】その後、実施例10に記載したサーマルショック試験を実施して、密着力と不良率の関係を調べたが、この場合も実施例10と同様、密着力が50kg未満では不良率が高く、実用的でないことが明らかとなった。

【0211】実施例12(特許請求範囲15に対応)本実施例では、図21に示す手順により、セラミック基板11、12のランド部(メタライズ層)111、121に金スズ層を形成し、金メッキ仕上げのみの熱電半導体素子13a、13bを用いて金スズ接合サーモモジュール10の組み立てを行なった。

【0212】本実施例において、基板メタライズ面への金スズ層の作成は、市販の金スズペーストを所定量だけセラミック基板11、12のメタライズ面(ランド部111、121)に塗布し〔図21(a)参照〕、次いで真空炉中還元雰囲気中で320℃、1分間加熱して実施した〔図21(b)参照〕。

【0213】使用したセラミック基板11、12は、セミアディティブ法で作成したアルミナ製の23対ランド部保有基板で、外形寸法は概ね6mm×8mmである。

【0214】一回の塗布・加熱処理で金スズ層の厚みは断面観察からおおよそ10μm程度〔図21(b)参照〕であった。

【0215】この処理を更に2回繰り返して、おおよそ30μmの金スズ層をランド部に形成した〔図21(c)参照〕。なお、基板11、12をセミアディティブ法で作成しているため、ランド部111、121の側壁の大

部分は銅がむき出しとなっており、熔融時に金スズが側壁にまで流れ込むことは無かった。

【0216】このようにして得られたセラミック基板11、12と、金メッキ仕上げした熱電半導体素子13a、13b(例えば、図2の方法で生成されたもの)とを用いて金スズ接合サーモモジュール10を組み立てた〔図21(d)参照〕。

【0217】組立方法は、自動機を用いて所定の位置に基板11を置き、高粘性フラックスを基板11のランド部111に塗布しながら熱電半導体素子13a、13bを配置していく方法で行った。

【0218】熱電半導体素子13a、13bの配置後、直ちに350℃、12秒の設定で加熱接合し、π組状態モジュールとした。その後、もう1枚の基板12をπ組状態モジュールに重ね、350℃、2分の条件で加熱することにより、熱電半導体素子13a、13bと基板11、12間が金スズ層113、123で接合された金スズ接合サーモモジュール10を生成した。

【0219】この両組み状態でエポキシ系樹脂に埋め込み、研磨して接合状態を確認したが、再熔融した金スズは他の実施例で作成したモジュールの接合状態と殆ど変わりなく、良好な接合状態を呈していた。

【0220】その後、サーモモジュール10にリード線15を取付け、内部抵抗(R1)を計測し、-40℃/85℃(30分/サイクル、20サイクル)のサーマルショック試験と反転通電試験(冷却側/加熱側の到達温度差が70~75℃になるように電流を印加、7.5秒切替え、72サイクル)を実施した。

【0221】試験後の内部抵抗(R2)を計測し、抵抗変化率を求めた結果、いずれのサーモモジュールも0.5パーセント程度の上昇であり、サーモモジュール10として十分機能することを確認した。

【0222】実施例13(特許請求範囲第16に対応)従来からの鉛スズ共晶ハンダ(融点183℃)やスズアンチモンハンダ(融点232℃)を用いたサーモモジュールにおいても、基板サイズが大きくなると基板自身に反りが発生するため、サーモモジュールの中央部分の熱電半導体素子が片方の基板メタライズ層と接合されずに浮いた状態となる場合がある。

【0223】このような組立て不具合を回避するため、基板のメタライズ面にも熱電半導体素子と同一のハンダをコーティングし、その組立て不良の低減がなされている。

【0224】接合剤として金スズを用いた場合も同様の現象が危惧されるため、本実施例においては、基板側メタライズ面への金スズの前備ハンダを実施した。

【0225】つまり、本実施例は、セラミック基板11、12のメタライズ層(ランド部)と熱電半導体素子13a、13bの双方に金スズ層を形成したうえでサーモモジュールの組み立てを行なうものである。

【0226】図22は、本実施例におけるサーモジュール組み立て工程を示す図である。

【0227】図22に示すように、本実施例での基板メタライズ面への金スズの予備ハンダは、市販の金スズペーストを所定量だけセラミック基板11、12のメタライズ層（ランド部111、121）に塗布し〔図22（a）参照〕、次いで真空炉中還元雰囲気中で320℃、1分間加熱して実施した〔図22（b）参照〕。

【0228】使用したセラミック基板11、12はアルミナ製の47対ランド部保有基板で、外形寸法は概ね6mm×14mmである。予備ハンダの厚みは、断面観察からおおよそ10μm程度であった。

【0229】図22（a）、（b）の工程を経て得られた予備ハンダを有するセラミック基板11、12と、例えば図8に示す方法で得られた最表面に金スズ層が形成された熱電半導体素子13a、13bとを用いてモジュール組み立てを行ない、熱電半導体素子13a、13bと基板11、12間が金スズ層113、123で接合された金スズ接合サーモジュール10を得た〔図22（c）参照〕。

【0230】本実施例での金スズ接合サーモジュール10の組立ては、セラミック基板11、12に予備ハンダを行った以外、実施例3と同様の方法で行った。

【0231】比較のために予備ハンダを実施しない水準（モジュール）を試作し、リード線取り付け後の内部抵抗(R1)を計測してサーマルショック試験、反転通電試験後の内部抵抗(R2)から抵抗変化率を求め、良品率(変化率が基準値以下を良品と判定)を比較した。

【0232】その結果、基板11、12に予め金スズを予備ハンダして組立てを行った方が良品率100パーセントだったのに対して、予備ハンダ無しで試作したモジュールは80パーセントであった。これらの傾向はスズアンチモンハンダを用いたサーモジュールでもしばしば観測される。

【0233】このことから、セラミック基板11、12に金スズの予備ハンダを実施することにより、接合不良を低減できることが明らかとなった。

【0234】実施例14（特許請求範囲第17項に対応）本実施例では、実施例3と同様に21対ランド部保有のアルミナ基板11、12と、35μm厚みの金スズ箔融着熱電半導体素子13a、13bを用いて、還元雰囲気下真空炉で接合条件の検討を行った。

【0235】この場合における接合面近傍の温度は、基板11、12の裏面側に熱電対を耐熱テープで固定し計測した。

【0236】このようにして計測した温度が金スズの融点である280℃の他、300℃、320℃、340℃の温度条件で、5秒、10秒、20秒、30秒、1分、3分、5分の時間条件で接合を行った結果、融点である280℃以上に10秒以上加熱すれば、接合可能である

ことを確認した。但し、基板メタライズ（ランド部）全般に金スズが流れていわゆる「濡れている状態」を実現するためには、約1分の加熱時間が必要であった。

【0237】また、このような温度、時間条件で作成したサーモジュールの耐久性は、それぞれの条件で作成したサーモジュールを冷却側基板12と放熱側基板11の温度差が80℃になるように7.5秒間隔で反転通電する加速試験で評価した結果、接合温度依存性は認められず、10秒以上加熱したサーモジュールはいずれも2万サイクルの耐久性を示した。但し、加熱時間5秒の試料は、2千サイクルで殆どのモジュールの抵抗が高くなり、実用的ではなかった。

【0238】以上のことから、セラミック基板11、12と熱電半導体素子13a、13bの接合に金スズを使用する場合、少なくとも融点以上の温度に10秒以上加熱することが必要であることが明らかとなった。

【0239】実施例15（特許請求範囲第18項に対応）本実施例では、熱電半導体素子13a、13bの両表面に融着されている金スズ層の厚みを20μm～50μmまで変化させてサーモジュールの組立てを行った。

【0240】従来の鉛スズ系のハンダやスズアンチモン系のハンダでは、接合後のハンダ層の厚みは熱電半導体素子のハンダ量によらず10～20μmとなるが、金スズ接合の場合は、熱電半導体素子13a、13bに融着した金スズの厚みと殆ど変化が無く接合される。本実施例では、従来モジュール以上の荷重を接合時に加え、接合層の厚みを5μm～50μmの範囲で変化させた。

【0241】モジュール組立て後、サーモジュールの両端に1mm厚みの銅タングステン板をスズ銀銅ハンダにより接合し、-40℃と85℃の温度サイクルを繰り返すサーマルショック試験を実施した。

【0242】上記サーマルショック試験を100サイクル実施後の抵抗の変化率は、いずれの接合厚さの水準（モジュール）も合否判定の5パーセント未満であり、十分実用範囲にあることを確認した。従って、実験した金スズ層の厚み5μm～50μmは耐久性のある金スズ接合サーモジュール10を作成するための適正範囲と考えられる。

【0243】実施例16（特許請求範囲第19項に対応）本実施例では、試験段階において、モジュールの組立て後、固形分中の金含有量が概ね80重量パーセントの金スズペーストを用いて電源供給用のリード線15を取り付けた。

【0244】使用した金スズペーストは、市販品で、フラックスタイプはRMAタイプ、粘度は約200Pa・sのものである。具体的手法としては、ハンダ小手を用い、空気中で基板のメタライズ層とスズメッキ銅線との接合を図った。

【0245】別途、純ニッケルの最表面を金メッキ仕上げたプレートにφ0.3のスズメッキ銅線を接合し、比

較試料としてスズアンチモンハンダで接合した場合の密着力と上記金スズ接合による密着力とを、ピール試験（リード線15を接合面に対し鉛直方向への引っ張り試験）により比較した。

【0246】金スズ接合では、いずれも2kgf以上の強度を示したのに対して、スズアンチモンハンダ接合の場合には、1kgfから1.5kgfでハンダ切れを起こす試料もあった。このことから、金スズによる接合は強度的にも十分なことが確認された。

【0247】次に、実施例3で試作したのと同様の方法で試作した31対ランド部保有金スズ接合サーモモジュール10に対して金スズペーストを用いてリード線15の取り付けを行なった。

【0248】図23は、本実施例におけるリード線取り付け工程を示す概念図である。図23に示すように、本実施例では、サーモモジュール10の放熱側基板11のパターン面端部に形成されるリード線取付ランド部112a-1、112a-2上に上記共晶組成成分比率を満足する金スズペーストを配置し、その上に一对のリード線15のそれぞれを配置する。

【0249】このサーモモジュール10用に用いたリード線15は、線径φ0.3mmのスズメッキ銅線で、ハンダ小手により接合を行った。接合後の表面状態は滑らかで、ブローホールと呼ばれるピット状の穴も見られなかった。

【0250】このようにして作成した金スズ接合サーモモジュール10をサーマルショック試験、反転通電試験により合否判定したが、試作した30個全てがサーモモジュールとして機能していることを確認した。

【0251】また、この金スズ接合サーモモジュール10に1mm厚さの銅タングステン板をスズ銀銅ハンダで取り付け、反転通電による耐久性を評価したが、通常光通信用サーモモジュールに求められるサイクル数を経ても金スズ接合したリード部に変化は認められなかった。

【0252】実施例17（特許請求範囲第19項に対応）本実施例では、組み立て後のサーモモジュールに対して金スズペーストを用いてリード線を接合するものである。

【0253】試験段階において、まず、純ニッケルのプレートに金メッキ仕上げを行い、これに50μm厚みの金スズ箔をφ1mmに打ち抜いた金スズペレットを用いてφ0.3mmのスズメッキ銅線との接合を試みた。

【0254】真空炉中還元雰囲気で熔融接合した場合も、ハンダ小手を用いて空気中で熔融接合した場合も、いずれの場合も十分な接合強度があることを確認した。

【0255】次に、実施例3と同様の方法で試作した31対ランド部保有の金スズ接合サーモモジュール10に対して、金スズペーストを用いてリード線15の取り付けを行なった。

【0256】ここで用いたリード線15は、線径φ0.3mm

のスズメッキ銅線で、ハンダ小手を用いて空気中で接合を行なった。接合後の表面状態は滑らかで、ピット等はなかった。

【0257】このようにして作成した金スズ接合リード付きサーモモジュール10をサーマルショック試験、反転通電試験により合否判定したが、試作した30個全てがサーモモジュールとして機能していることを確認した。

【0258】実施例18（特許請求範囲第20項対応）本実施例では、実施例17で用いたリード線15の代わりにニッケル製ポストを用いて組み立て後の金スズ接合サーモモジュール10のポスト取り付け位置との接合を行なうものである。

【0259】ニッケルポストは、ニッケルプレートの外周部に金メッキを施し、その後約1mm角に細断したものであり、近年光通信分野ではリード線15の代わりに多用されているものである。

【0260】実験では、組み立て後のサーモモジュール10のポスト取り付け位置に金スズペーストを塗布し、この上にニッケル製ポストを配置して、真空炉にて350℃、1分保持の条件で接合した。具体的な接合手順は、後述する実施例19と同様である。

【0261】接合後の抗折力を、通常使用されているスズアンチモンハンダ接合の場合と比較すると、2倍以上の強度があることが確認され、ポストの接合に金スズを使用する有効性が確認できた。

【0262】実施例19（特許請求範囲第20項に対応）サーモモジュールにおける電力供給用のリード部材として、実施例17で用いたリード線15の代わりに、概ね1mm角、高さ2mmの金属製四角柱（ポスト）を用いる場合がある。

【0263】本実施例は、金属製ポストと基板上のメタライズ層（ランド部）との接合に金スズを用いたものである。

【0264】特に、本実施例では、上述した各実施例で述べてきた、基板11、12と熱電半導体素子13a、13b間の接合を金スズで行なったサーモモジュール10を組み立てた後、該金スズ接合サーモモジュール10に対して、固形分中の金含有量が概ね80重量パーセントの金スズペーストを用いて電力供給用の金属製ポストの取り付けを行なった。

【0265】使用した金スズペーストは、市販品で、フラクスタイプはRMAタイプ、粘度は約200Pa・sのものである。

【0266】接合は、例えば図24に示すような手順で行なった。まず最初に、組み立て後のサーモモジュール10のセラミック基板11上に設けられたポスト取り付け位置（ポスト取付ランド部112b-1、112b-2）に上記金スズペーストを塗布し〔図24（a）参照〕、次にこの金スズペースト上に金メッキ仕上げを行

なった一対のニッケル製ポスト16をそれぞれ載せ〔図24(b)参照〕、その後、位置ズレ防止用治具で押さえて真空炉中で350℃、1分の加熱条件でポスト接合を行った〔図24(c)参照〕。

【0267】このポスト接合工程において、熱電半導体素子13a、13bとセラミック基板11、12との接合に使用している金スズ層113、123が再熔融したかどうか確認できなかったが、位置ズレ等は認められなかった。

【0268】接合後、ポスト16の上面にφ0.3のスズメッキ銅線を金スズペーストにより取り付け、サーマルショック、反転通電試験を行い、放熱側基板11と冷却側基板12の温度差を測定したところ、所定の70℃の温度差を発生することが確認できた。

【0269】従って、金スズペーストを用いて電力供給用のポストを接合することは可能であり、組立て用ハンダとして共晶組成の金スズを使用した金スズ接合サーモモジュール10を作成することは可能である。

【0270】実施例20(特許請求範囲第20項に対応)本実施例は、実施例18、実施例19で用いた金スズペーストの代わりにφ1.2mm、厚さ50μmの金スズのペレットを用いてサーモモジュールに対する金属製ポストの接合を行なうものである。

【0271】具体的には、実施例5で説明した23対ランド部保有のアルミナ基板11、12と金スズ融着熱電半導体素子13a、13bを用いて組み立てた金スズ接合サーモモジュール10を用意し、接合面(1mm角)が金メッキ仕上げで高さが2mmのニッケル製ポストをφ1.2mm、厚み50μmの金スズペレットを用いてポスト取付位置への接合を行った。

【0272】接合条件は真空炉中350℃、1分加熱とし、接合に際しては、位置ズレ防止のためのアルミ製治具を用いた。

【0273】ニッケル製ポストを接合した後、該ポスト上面にφ0.3mmのスズメッキ銅線を金スズペーストで取り付け、内部抵抗(R1)を計測し、その後-40℃/85℃(30分/サイクル、20サイクル)のサーマルショック試験と反転通電試験(冷却側/放熱側の到達温度差が70~75℃になるように電流を印加、7.5秒切替え、72サイクル)を実施した。

【0274】試験後の内部抵抗(R2)を計測し、抵抗変化率を求めた結果、いずれのサーモモジュールも0.5パーセント程度の内部抵抗変化率であり、サーモモジュールとして十分機能することを確認した。

【0275】実施例21(特許請求範囲第21項~第22項に対応)

本実施例は、熱電半導体素子13a、13bを組み立てる前のメタライズ層形成基板(放熱側基板11)に予め金属製ポストを金スズペーストにより接合し、その後、このポストが接合された基板11ともう一方の基板12

(冷却側基板)との間に熱電半導体素子13a、13bを接合してサーモモジュールを組み立てるものである。

【0276】本実施例で使用した基板11は、23対ランド部保有のアルミナ基板で、P型熱電半導体素子13aとN型熱電半導体素子13bを搭載するためのパターン(ランド部111)が23箇所、その他にポスト取付用のパターン(ポスト取付ランド部112b-1、112b-2)が2箇所メタライズされている。

【0277】もう一方のセラミック基板12は、上記ポスト取付用のパターンは有せず、素子搭載用パターン(ランド部121)のみ23箇所形成されるものである。

【0278】ポストの材質は純ニッケルで、サイズは底面が1mm角で高さが1.8mmあり、1mm角の両面は0.25~0.35μmの金メッキ仕上げが行なわれている。

【0279】本実施例におけるポスト接合並びにモジュール組み立て工程は、例えば図25に示すような手順で行なった。

【0280】まず最初に、モジュールとして組み立てる前の放熱側セラミック基板11上に設けられたポスト取り付け位置(ポスト取付ランド部112b-1、112b-2)に金スズペーストを塗布し〔図25(a)参照〕、次にこの金スズペースト上に上記の如く金メッキ仕上げを行なった一対のニッケル製ポスト16をそれぞれ載せ、更に位置ズレ防止用治具で押さえて真空炉中で350℃、1分という加熱条件でポスト接合を行った〔図25(b)参照〕。

【0281】その後、放熱側基板11にニッケル製ポスト16を付けた状態で、熱電半導体素子13a、13b並びに冷却側基板12を取り付けてモジュール組立てを行った。

【0282】具体的には、ニッケル製ポスト16の立っている放熱側基板11のランド部11に高粘性フラックスを塗布し、その上に両表面にスズアンチモンハンダ層を有するP型熱電半導体素子13aとN型熱電半導体を配列し、この状態で加熱接合してπ組状態モジュールを生成した〔図25(c)参照〕。

【0283】このπ組状態モジュール生成段階での接合は、熱源設定温度が320℃で加熱時間は12秒とした。通常、熱源温度に比べ接合面の温度は大凡50℃低いため、先に付けたニッケル製ポスト16が位置ズレを起こすことはなかった。

【0284】次いで、得られたπ組状態モジュールの基板11を洗浄後、放熱側基板12をそのランド部121が対応する熱電半導体素子13a、13bの対に位置が合うように重ね合わせたうえで、320℃、18秒の加熱条件で加熱接合した〔図25(d)参照〕。

【0285】なお、図25の例では、放熱側基板11にニッケル製ポスト16を付けた後、該放熱側基板11上に熱電半導体素子13a、13bを取り付けてπ組状態

モジュールとした後、冷却側基板 12 を取り付けることにより金スズ接合サーモモジュール 10 を完成させているが、別の方法としては、放熱側基板 11 にニッケル製ポスト 16 を付けた後、該ポスト 16 が立っていない冷却側基板 12 上に熱電半導体素子 13a, 13b を取り付け、 π 組状態モジュールとした後、該 π 組状態モジュールをポスト 16 の立っている放熱側基板 11 に組み合わせることにより金スズ接合サーモモジュール 10 を完成させるようにしても良い方法もある。

【0286】図 26 は、この別の方法に基づくポスト接合並びにモジュール組み立て工程手順を示す図である。

【0287】この場合、図 25 (a), (b) と同様の方法で放熱側基板 11 にニッケル製ポスト 16 を付けた後〔図 26 (a), (b) 参照〕、ニッケル製ポスト 16 の立っていない冷却側基板 12 のランド部 121 上に高粘性フラックスを塗布し、その上に両表面にスズアンチモンハンダ層を有する P 型熱電半導体素子 13a と N 型熱電半導体 13b を配列し、この状態で加熱接合して π 組状態モジュールを生成した〔図 26 (c) 参照〕。

【0288】次いで、この π 組状態モジュールの基板 12 を反転させて、そのランド部 121 に取りつけられた熱電半導体素子 13a, 13b の対が放熱側基板 11 のランド部 111 の各対（予め高粘性フラックスを塗布しておく）と位置が合うように当該基板 12 を放熱側基板 11 に重ね合わせたうえで、加熱接合した〔図 26 (d) 参照〕。

【0289】図 25 あるいは図 26 の工程を経て得られた金スズ接合サーモモジュール 10 のニッケル製ポスト 16 に $\phi 0.3$ のスズメッキ銅線をスズアンチモンハンダで取り付け、内部抵抗 (R1) を計測し、その後 -40°C / 85°C (30 分 / サイクル、20 サイクル) のサーマルショック試験と反転通電試験（冷却側 / 放熱側の到達温度差が 70 ~ 75°C になるように電流を印加、7.5 秒切替え、72 サイクル）を実施した。

【0290】試験後の内部抵抗 (R2) を計測し、抵抗変化率を求めた結果、いずれのサーモモジュール 10 も 0.5 パーセント程度の上昇であり、サーモモジュールとして十分機能することを確認した。

【0291】本実施例でのモジュール組立てに用いたハンダは、金スズよりも融点の低いスズアンチモンハンダ（融点 232°C）を使用した。通常、同種のハンダを用いた場合、ポスト 16 を取り付け、素子 13a, 13b の組立てを行うことは出来ないが、本実施例ではポスト 16 の接合に用いた金スズがスズアンチモンハンダよりも融点が遙かに高いため、先に取り付けたポスト 16 の位置ズレは起こさず組み立てることが可能であり、この方法の有効性が確認された。

【0292】以上に述べた各実施例から、セラミック基板 11 とポスト 16 を金スズ層で接合することの有効性が確認できた。

【0293】次に、本発明の金スズ接合サーモモジュール 10 の利用形態について説明する。

【0294】本発明の金スズ接合サーモモジュール 10 の用途の一つに、光通信モジュールのレーザダイオードの精密温度調節が挙げられる。

【0295】図 27 は、本発明の金スズ接合サーモモジュール 10 を実装して成る光通信モジュール 100 の概念断面構成を示す図である。

【0296】この光通信モジュール 100 は、パッケージ 60 内部に、上記各実施例での研究成果を基に製造された金スズ接合サーモモジュール 10 が実装されている。

【0297】具体的には、パッケージ 60 の内部底面部に上記金スズ接合サーモモジュール 10 の放熱側セラミック基板 11 の非パターン面が当接するように実装される。また、この状態で、金スズ接合サーモモジュール 10 の冷却側セラミック基板 12 の非パターン面上には、例えば CuW（銅-タングステン合金）製のヒートスプレッター 20 を介して、光通信モジュール 100 の光源であるレーザダイオード 30 が配置される。

【0298】レーザダイオード 30 は、図示しない制御部から給電を受けて所定の伝送データにより変調されたレーザ光を発生する。このレーザ光は、光ファイバ 40 に導かれ、該光ファイバ 40 内を所定の受信回路へ向けて送信される。

【0299】ヒートスプレッター 20 上には、サーミスタ 50 が設けられる。上記制御部は、このサーミスタ 50 による検出温度に基づき金スズ接合サーモモジュール 10 への給電を制御することにより冷却側基板 12 の冷却温度を可変制御する。これにより、レーザダイオード 30 は目標温度に制御され、常に適正な発振周波数を維持する。

【0300】本発明に係わる光通信モジュール 100 を組み立てる場合、ヒートスプレッター 20 と金スズ接合サーモモジュール 10 の冷却側セラミック基板 12 及びレーザダイオード 30 との間は、例えば、スズアンチモンハンダにより接合される。

【0301】ここで、スズアンチモンハンダの融点温度（232°C）は、金スズ接合サーモモジュール 10 のセラミック基板 11, 12 および熱電半導体素子 13a, 13b 間の接合に用いた金スズ層の融点温度（280°C）に比べてはるかに低い。

【0302】つまり、本発明に係わる光通信モジュール 100 においては、金スズ接合サーモモジュール 10 を、当該サーモモジュール 10 の金スズ層に溶融等の影響を招来することなくそのパッケージ 60 内部に組み込み実装できる。

【0303】また、本発明に係わる光通信モジュール 100 によれば、鉛スズ共晶ハンダ（融点 183°C）を用いずに、これより融点温度の高いスズアンチモンハンダ

(融点232℃)を用いて金スズ接合サーモモジュール10を組み込むことができ、また該サーモモジュール10自身が上述したように鉛成分を含まない接合剤(金スズ)を使用していることから、光通信モジュール100全体から見た鉛フリー化も果たせる。

【0304】また、光通信モジュール100に実装される金スズ接合サーモモジュール10はP型熱電半導体素子13aおよびN型熱電半導体素子13bとセラミック基板11、12間をヤング率が高く、耐クリープ特性の良好な金スズ層で接合する構造のため、熱変化が生じた場合もセラミック基板11、12の変形が少なく済む。

【0305】これにより、特に、レーザダイオード30を載せている冷却側セラミック基板12の上記熱変化に伴う変形を抑えてその変形がレーザダイオード30の姿勢変化に及ぼす影響を低減でき、結果として、上記熱変化に対するレーザダイオード30の光軸ずれを大幅に低減することができる。

【0306】このように、本発明に係わる金スズ接合サーモモジュール10は、P型およびN型熱電半導体素子とセラミック基板間を金スズ層で接合する構造を有することで、鉛フリー化、並びに光通信モジュール100のレーザダイオード30の精密温調に使用する時のレーザダイオード光軸安定化の2つの面に貢献できる。

【0307】なお、本発明は上記し、且つ図面に示す実施例に限定することなく、その要旨を変更しない範囲内で適宜変形して実施できるものである。

【0308】例えば、上記実施例では、光通信モジュール100のレーザダイオード30の精密温調に用いるサーモモジュールを前提とした金スズ接合構造について述べたが、本発明の金スズ接合構造は他の用途のサーモモジュールにも適用可能である。

【0309】

【発明の効果】以上説明したように、本発明によれば、P型およびN型熱電半導体素子とセラミック基板間を、金の含有量が概ね80重量パーセントの金スズ共晶組成接合剤を用いて接合する構造としたため、該金スズ接合ペルチェ素子熱電変換モジュールを例えば光通信モジュールのレーザダイオードの精密温調に利用する場合にも、融点温度が金スズ層よりは低くかつ鉛スズハンダよりも高いハンダを用いて当該熱電変換モジュールをレーザダイオード等に接合でき、当該熱電変換モジュールの光通信モジュール内部への組み込みを確実に行なえると共に、光通信モジュール全体から見た鉛フリー化も実現できる。

【0310】また、光通信モジュールに組み込まれた金スズ接合ペルチェ素子熱電変換モジュールは鉛スズハンダよりもヤング率が高く、耐クリープ特性の良好な金スズ層を用いた強固な接合構造のため、温度変化に対するセラミック基板の変形が小さく、該熱電変換モジュール

に接合されるレーザダイオードの姿勢変形への影響を抑えながら、温度変化に対するレーザダイオードの光軸ずれ防止にも貢献できる。

【図面の簡単な説明】

【図1】本発明に係わる金スズ接合ペルチェ素子熱電変換モジュールの概念側面構造を示す図。

【図2】実施例1に係わる熱電半導体素子生成工程を示す図。

【図3】セラミック基板に形成されるメタライズ層の構造を示す図。

【図4】実施例1に係わるモジュール組み立て工程を示す図。

【図5】図4における工程に続くモジュール組み立て工程を示す図。

【図6】実施例2に係わるモジュール組み立て工程を示す図。

【図7】図6における工程に続くモジュール組み立て工程を示す図。

【図8】実施例3に係わる熱電半導体素子生成工程を示す図。

【図9】実施例3に係わるモジュール組み立て工程を示す図。

【図10】図9における工程に続くモジュール組み立て工程を示す図。

【図11】実施例4に係わる熱電半導体素子生成工程を示す図。

【図12】実施例5に係わる熱電半導体素子生成工程を示す図。

【図13】実施例6に係わる熱電半導体素子生成工程を示す図。

【図14】実施例7に係わる熱電半導体素子生成工程を示す図。

【図15】実施例7で得たサーモモジュールの接合状態を側面から観察した状態を示す図。

【図16】実施例2で得たサーモモジュールの接合状態を側面から観察した状態を示す図。

【図17】実施例8に係わる熱電半導体素子最表面への金スズ層形成工程を示す図。

【図18】実施例9に係わる熱電半導体素子生成工程を示す図。

【図19】実施例10に係わる金スズ箔融着熱電半導体ウェハの表面状態を示す概念図。

【図20】実施例10に係わる熱電半導体素子生成工程を示す図。

【図21】実施例12に係わるモジュール組み立て工程を示す図。

【図22】実施例13に係わるモジュール組み立て工程を示す図。

【図23】実施例16に係わるリード線取り付け工程を示す概念図。

【図24】実施例19に係わるポスト取り付け工程を示す概念図。

【図25】実施例21におけるポスト接合並びにモジュール組立て工程の一例を示す図。

【図26】実施例21におけるポスト接合並びにモジュール組立て工程の別の例を示す図。

【図27】本発明のサーモモジュールを実装して成る光通信モジュールの構成を示す図。

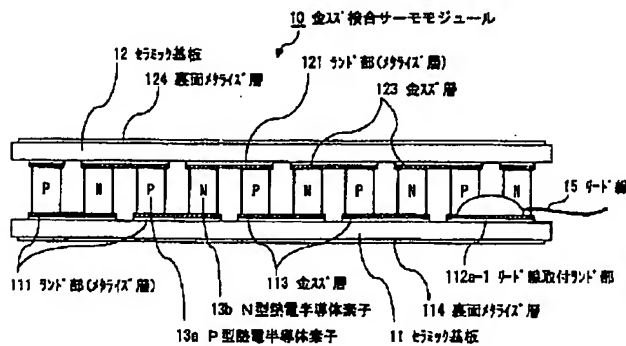
【図28】サーモモジュールの一般的構成を示す概念図。

【符号の説明】

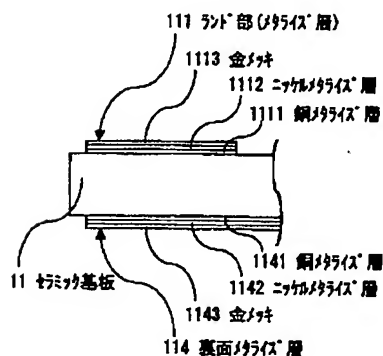
10…金スズ接合ペルチェ素子熱電変換モジュール（サーモモジュール）、11…セラミック基板（放熱側）、111…ランド部（メタライズ層）、1111…銅メタ

ライズ層、1112…ニッケルメタライズ層、1113…金メッキ、112a-1、112a-2…リード線取付ランド部、112b-1、112b-2…ポスト取付ランド部、113…金スズ層、114…裏面メタライズ層、1141…銅メタライズ層、1142…ニッケルメタライズ層、1143…金メッキ、12…セラミック基板（冷却側）、121…ランド部（メタライズ層）、123…金スズ層、124…裏面メタライズ層、15…リード線、16…金属性ポスト、70…インゴット、71…P型/N型熱電半導体ウェハー、170…カーボン製治具、171…プレート、172…リーマ穴、100…光通信モジュール、20…ヒートスプレッター、30…レーザダイオード、40…光ファイバ、50…サーミスタ、60…パッケージ

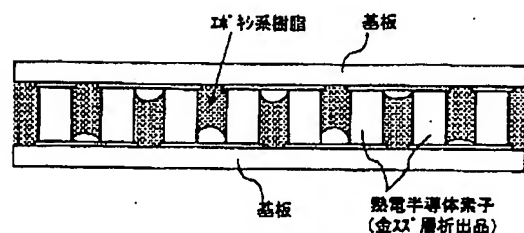
【図1】



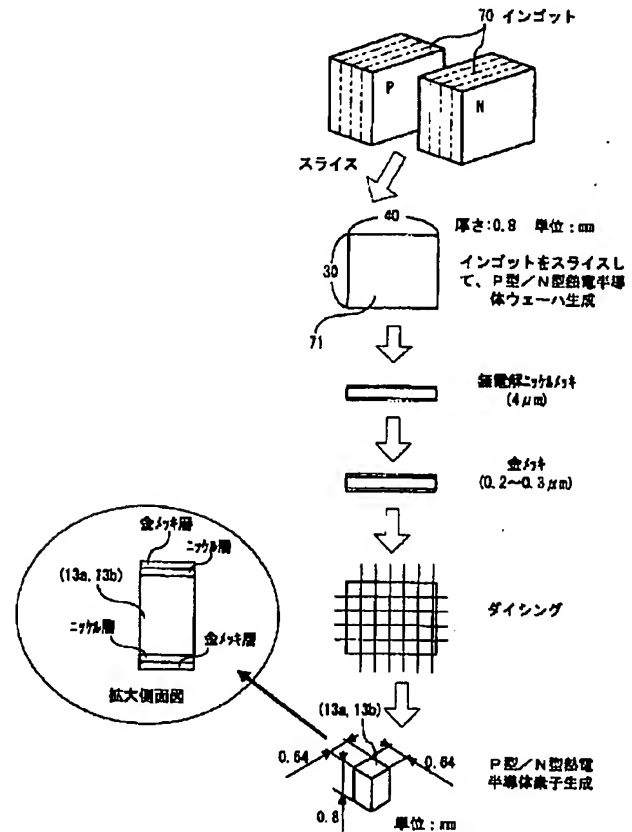
【図3】



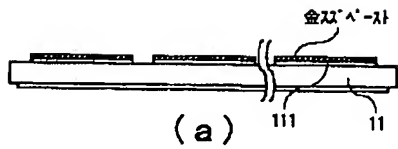
【図15】



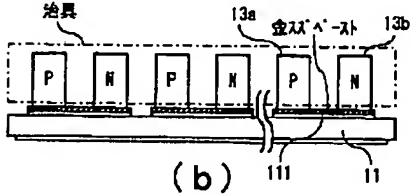
【図2】



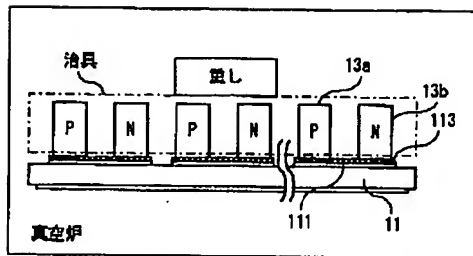
【図4】



一方の基板のランド部に金スズペースト塗布 (50 μm)



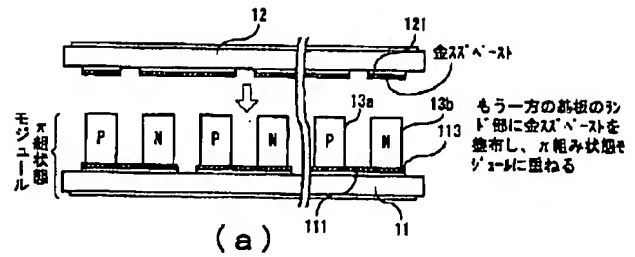
P型/N型砷化镓 半导体素子配列



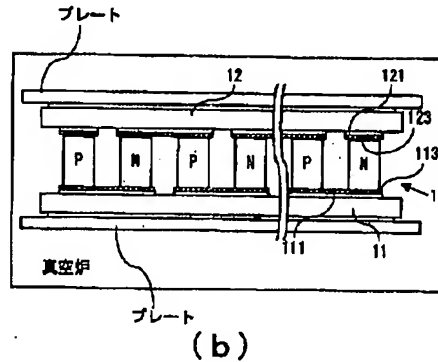
真空炉内で加熱
し、金スズ接合
： π 組状態モデル
生成

(c)

【図5】



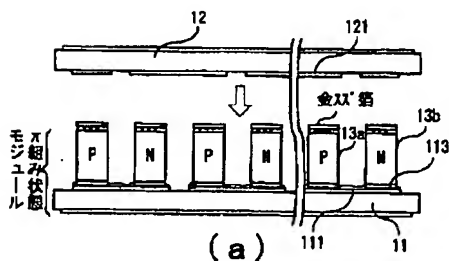
もう一方の鉄板の
ド部に金ズペースを
塗布し、 π 組み状態を
グーグルに里ねる



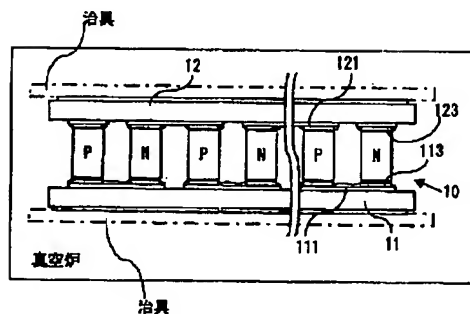
プレートで挟み、
真空炉内で加熱
し、金で接合：両
組状態の生成

(b)

【図7】



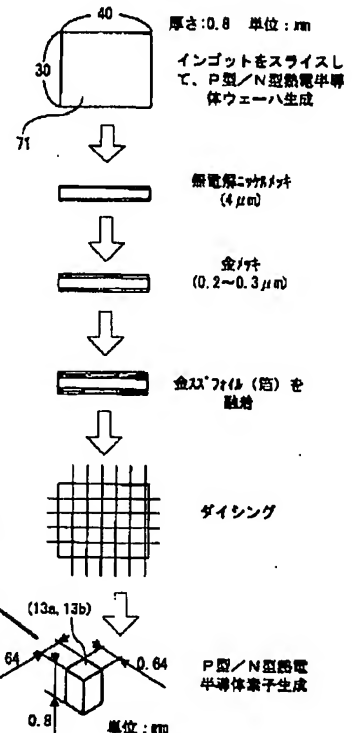
接合されなかった素子面に高粘性ワックスを用いて金スズ箔を付着させ、もう一方の基板をX組み状態ジューレに重ねる



位置ずれ防止治具
で固定して真空炉
内で加熱し、金ス
接合
：両組状態を1-4

(b)

【図8】



厚さ:0.8 単位:mm

インゴットをスライスして、P型／N型熱電半導体ウェーハ生成

無電解ニナリトキ
(4 μ m)

金/特
(0.2~0.3 μm)

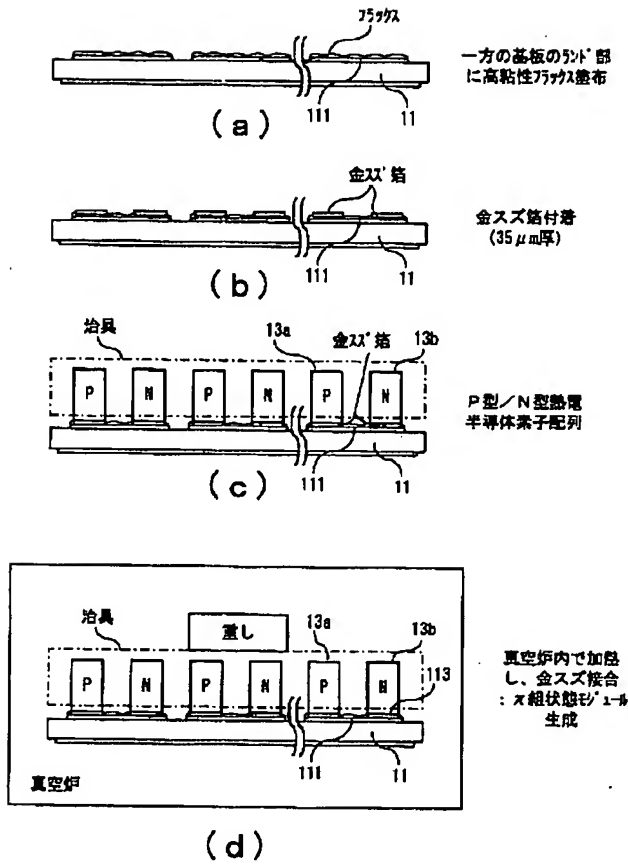
金以⁷11 (箇) を
融着

ダイシング

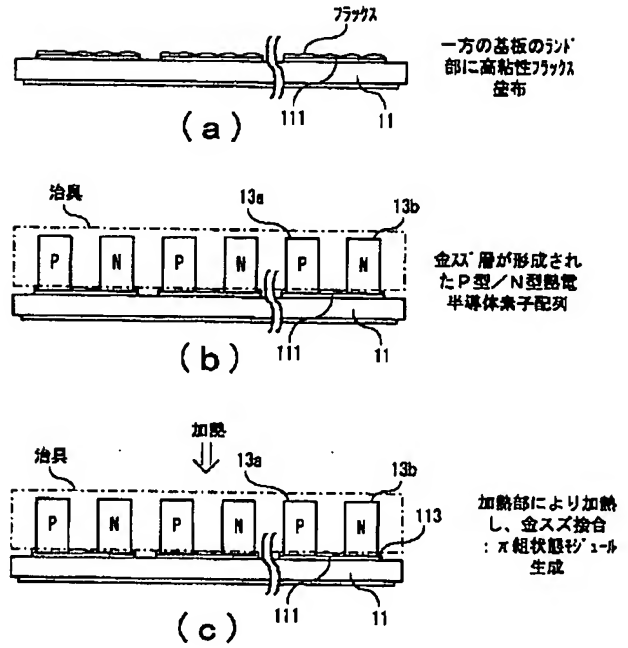
P型/N型半導體 半導體素子生成

單位：STD

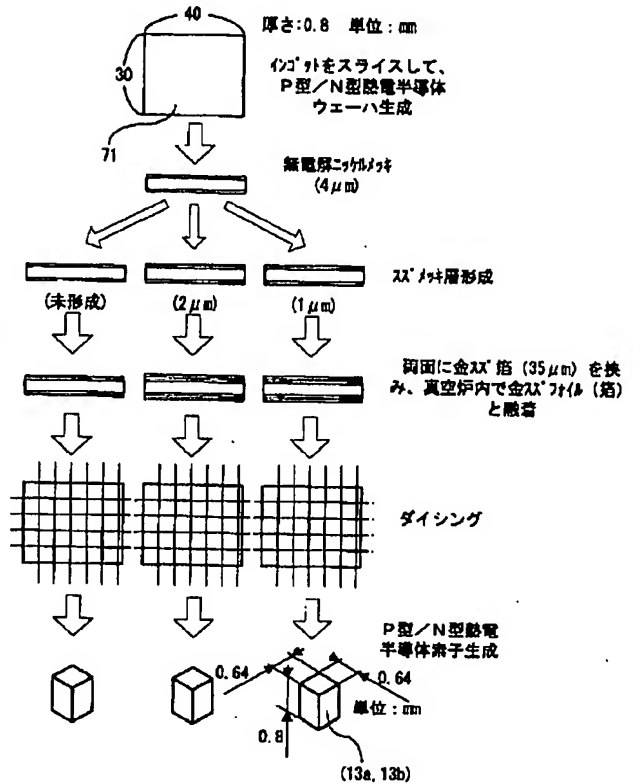
【図6】



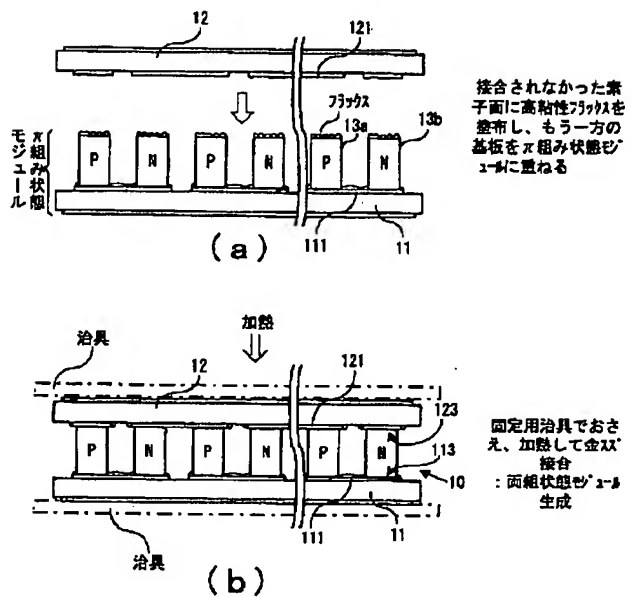
【図9】



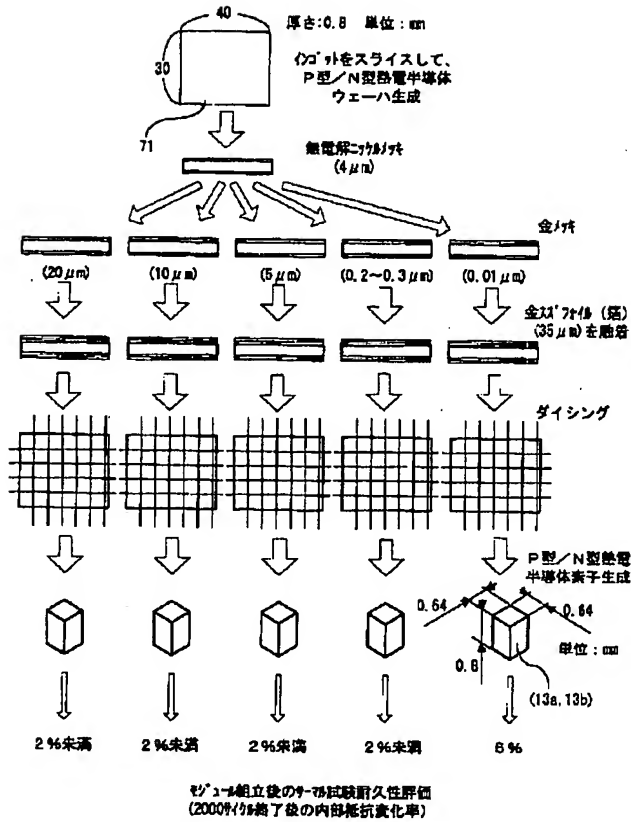
【図12】



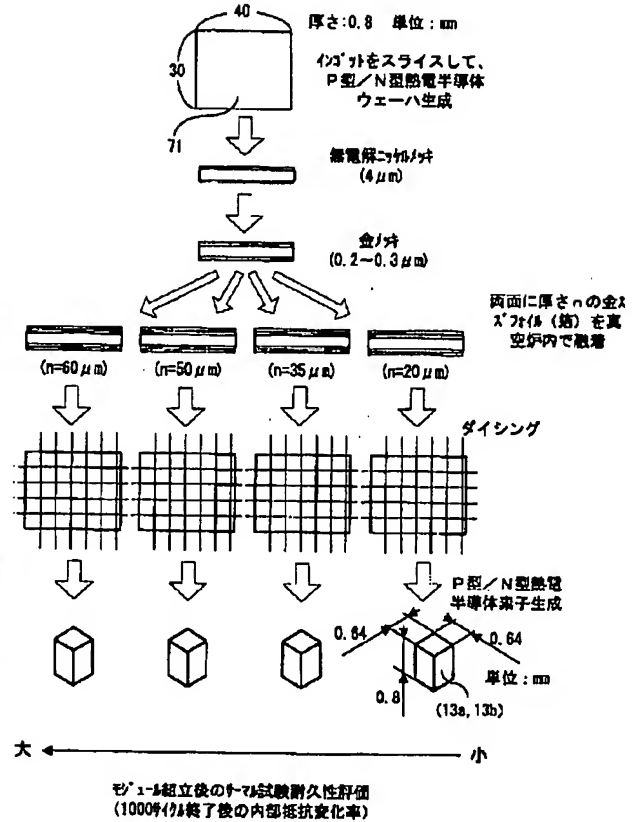
【図10】



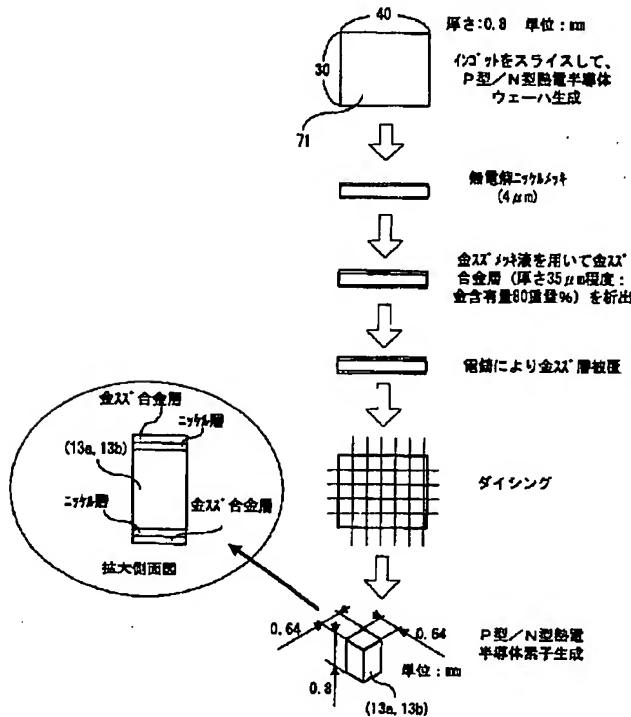
【図11】



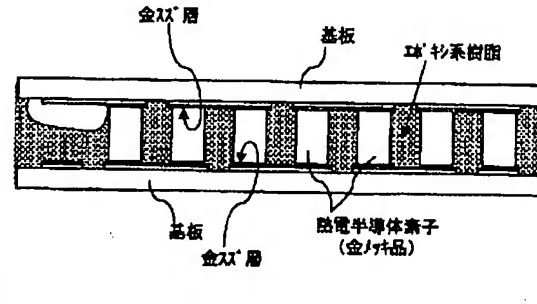
【図13】



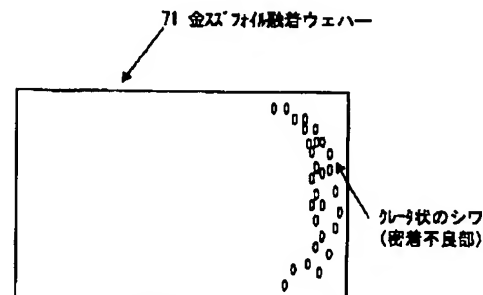
【図14】



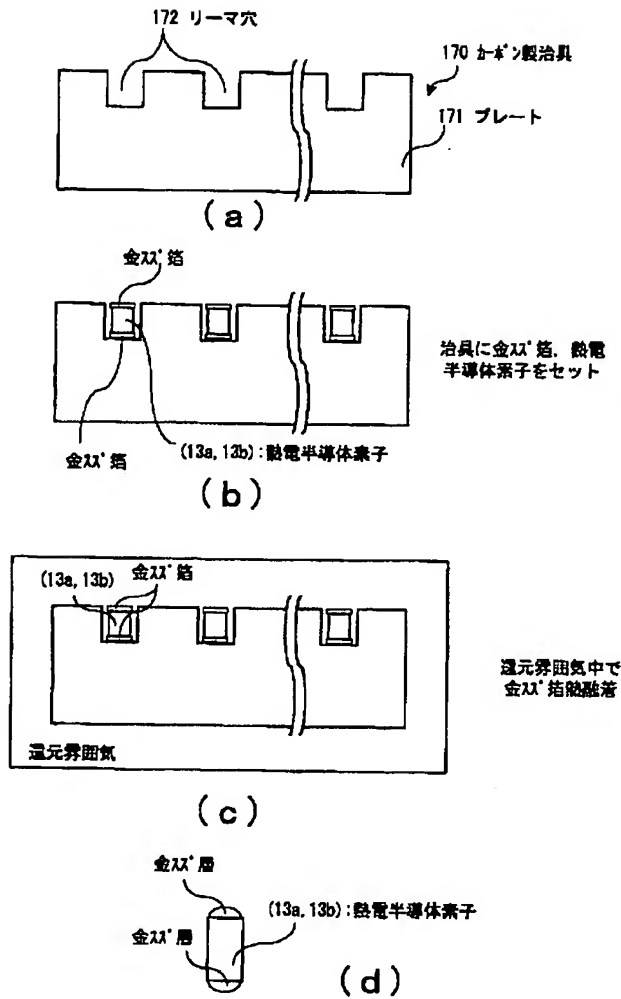
【図16】



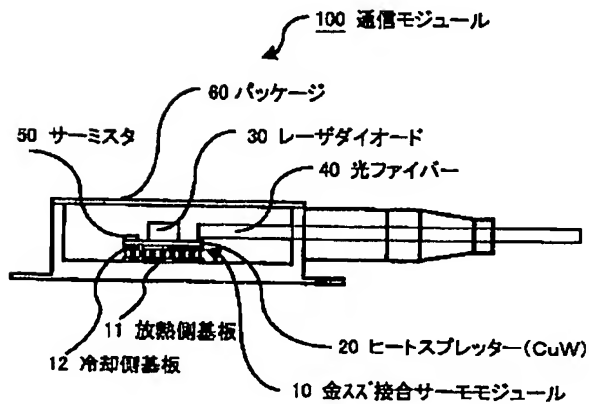
【図19】



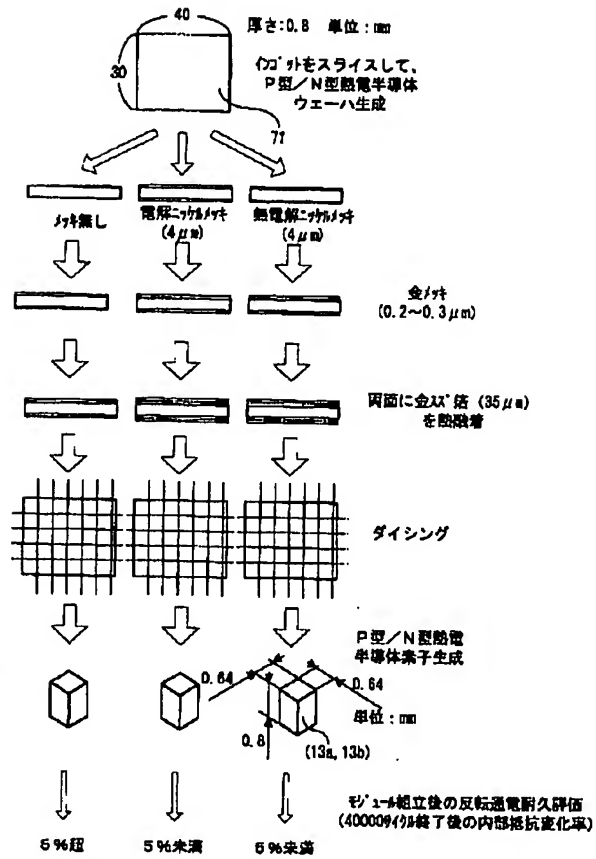
【図17】



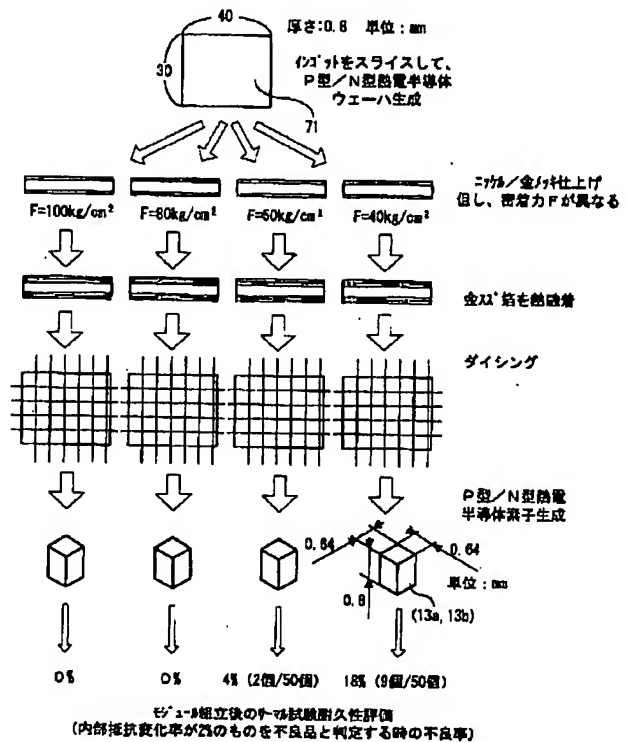
【図27】



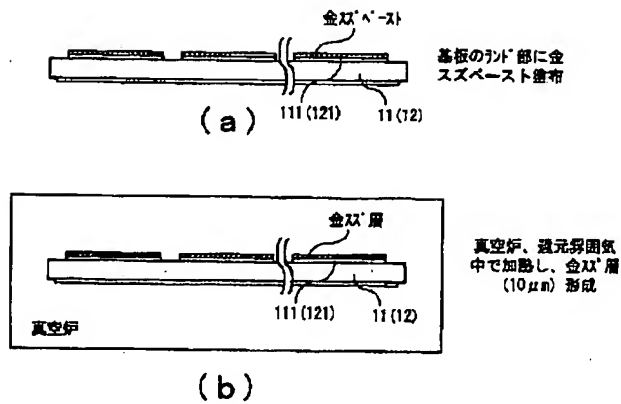
【図18】



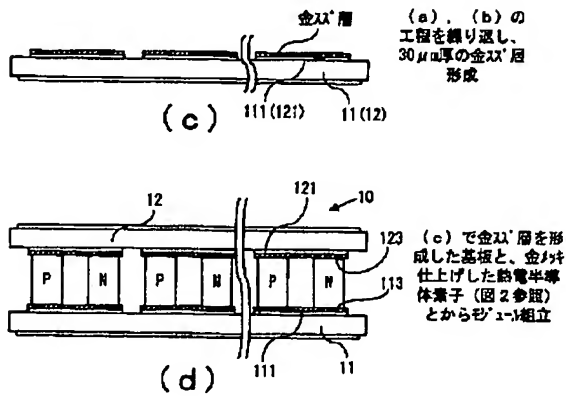
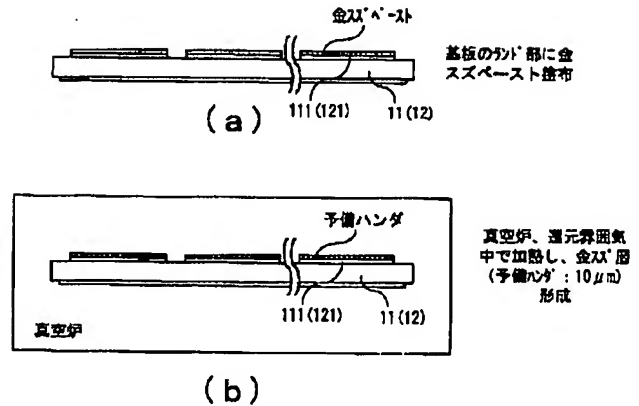
【図20】



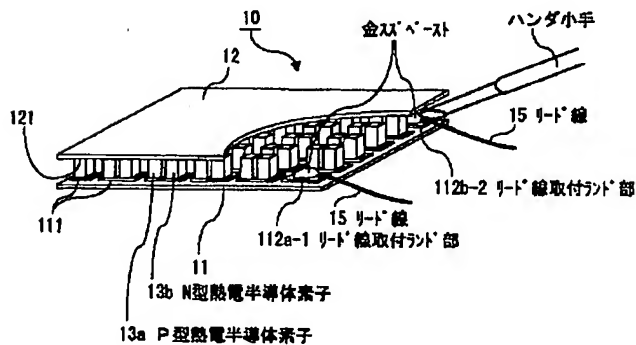
【図21】



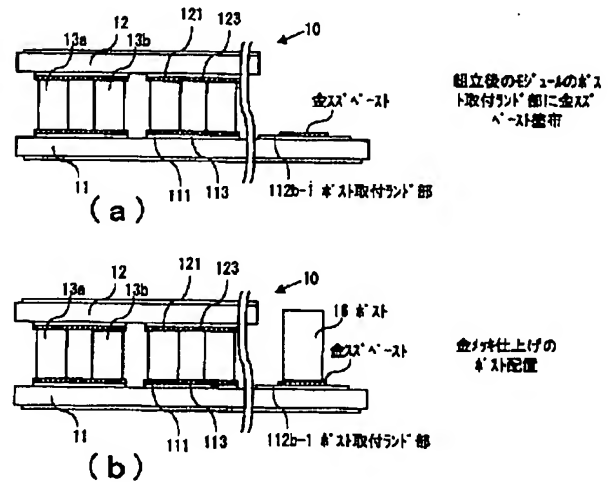
【図22】



【図23】



【図24】



【図28】

